

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: **Hiroo YABE, et al.**

Serial No.: **Not Yet Assigned**

Filed: **February 27, 2002**

For: **IN-VEHICLE ELECTRIC LOAD DRIVE/CONTROLLING DEVICE**

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
Washington, D.C. 20231

February 27, 2002

Sir:

The benefit of the filing dates of the following prior foreign applications are hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

Japanese Appln. No. 2001-055280, filed February 28, 2001

In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copy.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2340.

Respectfully submitted,
ARMSTRONG, WESTERMAN & HATTORI, LLP



William G. Kratz, Jr.
Reg. No. 22,631

Atty. Docket No.: 020251
Suite 1000, 1725 K Street, N.W.
Washington, D.C. 20006
Tel: (202) 659-2930
Fax: (202) 887-0357
WGK/II

11046 U.S. PRO
10/083608
02/27/02

#3
priority
challenge
7-10-02

日 本 国 特 許 庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 2月28日 /

出 願 番 号

Application Number:

特願2001-055280 /

[ST.10/C]:

[JP2001-055280]

出 願 人

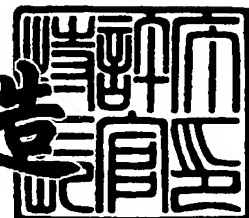
Applicant(s):

矢崎総業株式会社 /

2002年 2月15日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2002-3007045

【書類名】 特許願

【整理番号】 P83606-21

【提出日】 平成13年 2月28日

【あて先】 特許庁長官 殿

【国際特許分類】 G01R 19/165
H03K 17/08

【発明の名称】 自動車用電気負荷駆動制御装置

【請求項の数】 10

【発明者】
【住所又は居所】 静岡県裾野市御宿 1 5 0 0 矢崎総業株式会社内
【氏名】 矢部 弘男

【発明者】
【住所又は居所】 静岡県裾野市御宿 1 5 0 0 矢崎総業株式会社内
【氏名】 長友 英治

【特許出願人】
【識別番号】 000006895
【氏名又は名称】 矢崎総業株式会社

【代理人】
【識別番号】 100060690
【弁理士】
【氏名又は名称】 瀧野 秀雄
【電話番号】 03-5421-2331

【選任した代理人】
【識別番号】 100097858
【弁理士】
【氏名又は名称】 越智 浩史
【電話番号】 03-5421-2331

【選任した代理人】
【識別番号】 100108017

【弁理士】

【氏名又は名称】 松村 貞男

【電話番号】 03-5421-2331

【選任した代理人】

【識別番号】 100075421

【弁理士】

【氏名又は名称】 垣内 勇

【電話番号】 03-5421-2331

【手数料の表示】

【予納台帳番号】 012450

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0004350

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 自動車用電気負荷駆動制御装置

【特許請求の範囲】

【請求項 1】 電源に対し負荷 L と共に直列接続され、前記負荷に対する電源供給を ON/OFF 制御するパワー MOS-FET に、このパワー MOS-FET への通電による発熱で電圧が低下する熱電素子を内蔵し、この電圧の低下に基づいて前記パワー MOS-FET のゲート駆動信号を ON/OFF 制御する制御手段を備え、前記ゲート駆動信号の ON/OFF 制御による前記電圧の安定化後、前記ゲート駆動信号を一定値にすることを特徴とする自動車用電気負荷駆動制御装置。

【請求項 2】 前記制御手段は、前記電圧低下の時間変化率に基づいて前記負荷への突入電流を検出し、パワー MOS-FET のゲート駆動信号の遮断信号を出力する突入電流検出部を備えたことを特徴とする請求項 1 に記載の自動車用電気負荷駆動制御装置。

【請求項 3】 前記制御手段は、突入電流検出部による突入電流検出回数が所定回数以上の場合に配線不良による過電流異常を判定し、パワー MOS-FET のゲート駆動信号の遮断信号を出力する異常電流検出部を備えたことを特徴とする請求項 2 に記載の自動車用電気負荷駆動制御装置。

【請求項 4】 前記突入電流検出部は、前記熱電素子の電圧の所定値低下後、負荷電流を所定以下に抑えながら所定時間毎にゲート駆動信号を出力してパワー MOS-FET の ON/OFF 動作を繰り返し、このパワー MOS-FET 内部の熱放散を行い前記電圧を一定値に上昇させることを特徴とする請求項 2 に記載の自動車用電気負荷駆動制御装置。

【請求項 5】 前記突入電流検出部は、前記電圧の所定値低下後、負荷電流を所定以下に抑えながら所定時間毎にゲート駆動信号を出力してパワー MOS-FET の ON/OFF 動作を繰り返して負荷 L への通電の ON/OFF を繰り返し、前記負荷の発熱を安定化させ抵抗値を定常化することを特徴とする請求項 2 に記載の自動車用電気負荷駆動制御装置。

【請求項 6】 前記制御手段は前記電圧の一定値電圧への低下時に負荷変動

によるパワーMOS-FETの過熱異常を検出し、ゲート駆動信号の遮断信号を出力する過熱検出部を備えたことを特徴とする請求項1に記載の自動車用電気負荷駆動制御装置。

【請求項7】 前記過熱検出部は、前記順方向電圧の上昇時にパワーMOS-FETの過熱異常復旧を判断し、ゲート駆動信号を出力することを特徴とする請求項6に記載の自動車用電気負荷駆動制御装置。

【請求項8】 前記熱電素子は周囲温度の上昇に伴い順方向電圧が上昇する半導体素子によるダイオードであることを特徴とする請求項1～7の何れかに記載の自動車用電気負荷駆動制御装置。

【請求項9】 前記制御手段は複数の負荷をそれぞれ駆動する各負荷対応の複数のパワーMOS-FETを備え、これらパワーMOS-FETに対して時間差を置いてゲート駆動信号を出力することを特徴とする請求項1～8の何れかに記載の自動車用電気負荷駆動制御装置。

【請求項10】 前記制御手段はパワーMOS-FETに対してPWM信号に基づくゲート駆動信号を出力することを特徴とする請求項1～9の何れかに記載の自動車用電気負荷駆動制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、自動車に搭載された電気負荷を通電制御する例えば、パワーFETのような電力スイッチング素子を過大電流より保護する機能を有した自動車用電気負荷駆動制御装置に関するものである。

【0002】

【従来の技術】

従来、自動車に搭載した電気負荷を駆動制御するパワーMOS-FETを過電流より保護する回路として、例えば特開2000-193692号公報に示す「過電流検出回路及び過電流検出・保護回路」がある。

【0003】

図21は従来回路の構成を示す回路図である。

この回路図に従って、本願発明に関連のある事柄に注目して従来技術を説明する。

負荷L及びパワーMOS-FETQAの直列回路に並列に接続された負荷L及びパワーMOS-FETQAに等価の基準抵抗 R_r と基準MOS-FETQBとの直列回路が基準回路を構成する。基準電流の流れる基準MOS-FETQBのドレイン-ソース間電圧と、過電流によって電流の大きさが変化するパワーMOS-FETQAのドレイン-ソース間電圧との差に基づいて、パワーMOS-FETQAに流れる過電流を検出している。

【0004】

このような過電流検出回路はIC化され、基準MOS-FETQBとパワーMOS-FETQAは同一のプロセスにて同一のチップ上に作成され、共に複数のトランジスタで構成されている。

【0005】

【発明が解決しようとする課題】

従来の過電流検出回路では、スイッチング素子であるパワーMOS-FETQAに対し、同じくスイッチング素子である基準パワーMOS-FETQBを集積してIC化過電流検出回路を製造するため、素子の構造が複雑になり、制御回路の構成が複雑になるという問題点があった。

【0006】

また、図21の回路図において負荷Lのグランド電位と基準抵抗 R_r のグランド電位に差が出ると、電流検出値に誤差が生じスイッチング素子を、過電流から保護できなくなるという問題点がある。

【0007】

また、パワーMOS-FETQA、QBのゲート制御回路(MOS-FETQ1, MOS-FETQ2、コンパレータCP等で構成される。)と負荷ラインが端子T3を通して直接つながっているため、負荷ラインからのノイズにより制御回路が誤動作したり破壊される可能性がある。

【0008】

この発明は上記のような問題点を解消するためになされたもので、回路構成を

簡易化し、しかも過大電流保護の点および外来ノイズの影響を排除し得る点からも安全性及び信頼性を向上させることができる自動車用電気負荷駆動制御装置を得ることを目的とする。

【 0 0 0 9 】

【課題を解決するための手段】

この発明に係る自動車用電気負荷駆動制御装置は図 1 の (a) の基本構成図に示すように、電源 B に対し負荷 L と共に直列接続され、前記負荷 L に対する電源供給を ON / OFF 制御するパワー MOS - FET に、このパワー MOS - FET への通電による発熱で電圧が低下する熱電素子 D を内蔵し、この電圧の低下量変化に基づいて前記パワー MOS - FET のゲート駆動信号を ON / OFF 制御する制御手段 COT を備え、前記電圧の安定化後、前記ゲート駆動信号を一定値にするものである。

この発明によれば、パワー MOS - FET に内蔵された熱電素子の温度変化を電圧変化で検出することでパワー MOS - FET に流れる電流による発熱を検出し、パワー MOS - FET のゲート駆動信号を ON / OFF 制御して熱電素子における電圧の安定化後にゲート駆動信号を一定値にする。

【 0 0 1 0 】

この発明に係る自動車用電気負荷駆動制御装置の制御手段 COT は、前記電圧低下の時間変化率に基づいて前記負荷への突入電流を検出し、パワー MOS - FET のゲート駆動信号の遮断信号を出力する突入電流検出部 DTI1 を備えたものである。

この発明によれば、負荷への電源投入初期に負荷に流れる定格電流の約 10 倍の突入電流によるパワー MOS - FET の急激な温度上昇に伴う急激な熱電素子の電圧低下を検出時に、ゲート駆動信号を遮断し熱電素子の電圧レベルが定常状態に上昇後にゲート駆動信号を出力する。

【 0 0 1 1 】

この発明に係る自動車用電気負荷駆動制御装置の制御手段 COT は、突入電流検出部 DTI1 による突入電流検出回数が所定回数以上の場合に配線不良による過電流異常を判定し、パワー MOS - FET のゲート駆動信号の遮断信号を出力

する異常電流検出部DTI2を備えたものである。

この発明によれば、パワーMOS-FETへのゲート駆動信号出力毎に急激な熱電素子の電圧低下を検出時には配線の短絡と判定してパワーMOS-FETのゲート駆動信号を遮断する。

【0012】

この発明に係る自動車用電気負荷駆動制御装置の突入電流検出部DTI1は、前記熱電素子Dの電圧の所定値低下後、負荷電流を所定値以下に抑えながら所定時間毎にゲート駆動信号を出力してパワーMOS-FETのON/OFF動作を繰り返し、このパワーMOS-FET内部の熱放散を行い前記電圧を一定に上昇させる。

この発明によれば熱電素子Dの電圧低下後に、負荷電流を所定値以下に抑えながらパワーMOS-FETのON/OFF動作を繰り返してパワーMOS-FET内部の熱放散を行うことで熱電素子への熱集中を拡散し、電圧を一定に上昇させることで異常電流検出を解除してパワーMOS-FETに一定のゲート駆動信号を出力する。

【0013】

この発明に係る自動車用電気負荷駆動制御装置の突入電流検出部DT1は、前記電圧の所定値低下後、負荷電流を所定値以下に抑えながら所定時間毎にゲート駆動信号を出力してパワーMOS-FETのON/OFF動作を繰り返して負荷Lへの通電のON/OFFを繰り返し、前記負荷Lの発熱を安定化させ抵抗値を定常化する。

この発明によれば突入電流検出後、負荷電流を所定値以下に抑えながらパワーMOS-FETのON/OFF動作を繰り返して負荷Lへの通電のON/OFFを繰り返し、前記負荷Lの発熱を安定化させ抵抗値を定常化することで、負荷の初期低抵抗による突入電流を阻止する。

【0014】

この発明に係る自動車用電気負荷駆動制御装置の制御手段COTは、前記電圧の一定値電圧への低下時に負荷変動によるパワーMOS-FETの過熱異常を検出し、ゲート駆動信号の遮断信号を出力する過熱検出部DTI3を備えたもので

ある。

この発明によればパワーMOS-FETの過熱により熱電素子の電圧が一定値以下に低下時には、負荷変動により過大電流がパワーMOS-FETに流れたものと判断してゲート駆動信号を遮断する。

【0015】

この発明に係る自動車用電気負荷駆動制御装置の過熱検出部DTI3は、電圧の上昇時にパワーMOS-FETの過熱異常復旧を判断し、ゲート駆動信号を出力する。

この発明によれば熱電素子の電圧が一定電圧に安定時には負荷の安定化と判断してパワーMOS-FETのゲート駆動信号の出力を自動再開する。

【0016】

この発明に係る自動車用電気負荷駆動制御装置の熱電素子Dは、周囲温度の上昇に伴い順方向電圧が低下する半導体によるダイオードである。

この発明によれば熱電素子をPN接合からなるダイオードで構成することで、同一ペレット上にMOS-FETと同一製造工程でダイオードを作成することができる。

【0017】

この発明に係る自動車用電気負荷駆動制御装置の制御手段COTは、複数の負荷LM1～LM4をそれぞれ駆動する各負荷対応のパワーMOS-FET1～4を備え、これらパワーMOS-FET1～4に対して時間差を置いてゲート駆動信号を出力する。

この発明によれば電源ラインの電流が平均化されるためバッテリーの負担が低減すると共に、電線における損失も低減する。更に、電流変動による放射ノイズも低減する。

【0018】

この発明に係る自動車用電気負荷駆動制御装置の制御手段COTは、パワーMOS-FETに対してPWM信号に基づくゲート駆動信号を出力する。

この発明によれば電源電圧レベルに応じてPWM信号のデューティ比を制御することで、電源電圧を負荷の電圧レベルに容易に調整することができると共に、

突入電流検出後、間欠的にゲート駆動信号をMOS-FETに出力する際にタイマ動作を不要としてPWM信号に基づいて出力することができる。

【0019】

【発明の実施の形態】

実施の形態1.

以下、この発明の実施の形態を、各添付図面を参照して説明する。図2は実施の形態1に係る自動車用電気負荷駆動制御装置の構成を示す図である。本装置は図2に示すように、車両搭載のバッテリーBの+V端子とグランド間に負荷と共に直列接続温度検知ダイオードD10、D20（直列ダイオードと略記する。）内蔵のパワーMOS-FETQと、このパワーMOS-FETQに制御信号を出力する共に、MOS-FETの発熱により順方向電圧が変わる直列ダイオードD10、D20の順方向電圧Vfに基づいてパワーMOS-FETQの過渡熱保護、過熱保護および過電流保護を行う制御回路COと、この制御回路COに対して負荷駆動用の信号を入力するスイッチSWとから構成されている。

【0020】

本実施の形態におけるパワーMOS-FETQの構成としては、図3に示すように、縦型DMOS構造MOS-FETを構成している。

そして、シリコン半導体基板SiはN⁻、N⁺と二層のn形半導体基板より構成され、n形半導体基板N⁺の裏面にはメタル配線が蒸着され、このメタル配線Mはドレイン電極Dが施されている。また、n形半導体基板N⁻の表面には離隔してP⁻ウェル領域が形成され、且つ、双方のP⁻ウェル領域においては、それぞれP⁺ウェルを挟んで2つのN⁺ウェル領域が形成されている。

【0021】

各P⁻ウェル領域においては個々のN⁺ウェル領域にかかるゲート領域に絶縁膜ISを介してゲート電極が多結晶シリコンPSにて形成されている。各P⁻ウェル領域に形成されたゲート電極はリードに接続されゲート端子Gに延設されている。

【0022】

また、各P⁻ウェル領域においては絶縁膜が成膜されていないN⁺、P⁺、N

+ウェル領域と左右に形成されたゲート領域に成膜された絶縁膜 I S にメタル配線 M を施してソース電極を形成し、同じく 2 つのソース電極をリードで接続してソース端子 S に延設している。各 P-ウェル領域における一方のゲート電極の間には n 形半導体基板 N- 上に絶縁膜 I S を介して N+ (カソード) と P+ (アノード) の多結晶シリコン膜で形成されてダイオードが作り込まれている。

【0023】

ダイオードは 1 個または複数個を直列接続したものが用いられ、MOS-FET の内部で発生する熱に対して応答性がよくなるように熱抵抗および熱容量が小さく作られる。

更に、ダイオードはスイッチ素子を構成するゲート電極、ソース電極と電氣的に絶縁されているためソース電極に接続される負荷ラインからの伝送ノイズが制御回路に伝わる危険性が少ない。

【0024】

MOS-FET は U 溝構造や V 溝構造を持つものでよい。また、ダイオードは N-層中に拡散法で形成してもよい、更に、MOS-FET は図 4 に示すように通常動作時は線形領域で動作し、車両用ランプへの突入電流時や配線ショート異常時は飽和領域で動作するようになされる。従って、大電流が流れようとしても MOS-FET が飽和領域に移ることにより電流は設定した値に抑えられる。

【0025】

このときドレイン-ソース間電圧が大きくなり MOS-FET 内部の発熱が増すことで、内蔵されたダイオードに熱が伝わり V_f (順方向電圧) が低下する。この順方向電圧 V_f 低下量から異常発熱が検出される。飽和領域に移るためには MOS-FET のドレイン-ソース間電圧 V_{ds} は以下の関係になればよい。

【0026】

$$V_{ds} = V_{gs} - V_t$$

V_{gs} : MOS-FET のゲート-ソース間電圧

V_t : MOS-FET の動作しきい値電圧

【0027】

このような特性を持たせるためには V_{gs} および V_t を適当な値に制御すると

共に、MOS-FETのオン抵抗が以下になるようにすれば良い。

【0028】

$$V_{ds} = R_{ds(on)} \times I_{Llim}$$

$R_{ds(on)}$: MOS-FETのON抵抗

I_{Llim} : MOS-FETの負荷電流制限値

【0029】

詳細にはMOS-FETの特性式より、 $I_{Llim} = 0.5k(V_{gs} - V_t)^2$ となるようにMOS-FETの構造パラメータを合わせ込む必要がある。

尚、 k は伝達係数である。

【0030】

上記関係式よりMOS-FETQのゲート電圧 V_G 、ソース電圧 V_S を出力制御する制御回路COは、MOS-FETQに内蔵のダイオードD10、D20に定電流を流す定電流回路I、ダイオードD10、D20に定電流回路Iより順方向電流を流した状態でダイオードD10、D20の順方向電圧 V_f を検出するバッファアンプから構成される V_f 検出回路DT3、 V_f 検出回路DT3で検出された順方向電圧 V_f の絶対値が、図10に示すように設定された過熱遮断しきい値より低下時に過熱異常を検出し過熱異常遮断信号をゲート制御回路GCに出力する過熱検出回路DT1、順方向電圧 V_f の時間変化が図8に示すように過渡熱遮断しきい値を超えたとき過度遮断信号をゲート制御回路GCに出力する過渡熱検出回路DT2、ゲート制御回路GCより出力されるゲート駆動信号の電位をMOS-FETのドレインに印加されるバッテリー電圧より高いレベルに昇圧して適切な V_{gs} が得られるようにしてMOS-FETのゲート-ソース間に出力するレベルシフト回路LSより構成されている。

【0031】

尚、図示していないが、制御回路COは過渡熱遮断検出回路DT2より出力される過渡熱遮断信号を計数し、図9に示すようにその計数値より異常電流遮断信号を出力する機能を備える。

【0032】

過熱検出回路の構成としては図6に示すように演算増幅器より構成されるシス

テリシス機能付のコンパレータCMPの反転入力端子(−)に抵抗R21を介してダイオードの順方向電圧の絶対値(V_f 絶対値)を印加し、非反転入力端子(+)に抵抗R22を介して基準電圧(MOS-FETの過熱異常を判断する電圧) V_{rf} をバッテリーB2より印加し、更に、反転入力端子と出力端子間には抵抗R23が接続されている。従って、この回路によれば V_f 絶対値が基準電圧 V_{rf} より低下すればコンパレータCOPの出力はHレベルとなって過熱遮断信号が出力される。

【0033】

そして、 V_f 絶対値が再び上昇すればコンパレータCOPの出力である過熱遮断信号は、Lレベルに反転する。しかし、 V_f 検出回路DT3の出力にノイズ成分が混入し、 V_f 絶対値が基準電圧 V_{rf} を超えて過熱遮断信号がLレベルに反転するのを防止する意味でこのコンパレータはシステリシス特性を有している。

【0034】

即ち、コンパレータCMPの出力がHレベルとなると、この出力は抵抗R23を通して帰還されるため、基準電圧は抵抗R22、23による電圧降下分上昇する。この結果、 V_f 絶対値が上昇した基準電圧レベル(システリシス分)を超えて初めて過熱遮断信号がLレベルに反転して過熱遮断信号をOFFする。

【0035】

過渡熱検出回路DT2は図5に示される回路構成となる。そしてこの回路は V_f 信号の時間変化が設定値を超えたら過渡熱遮断信号を出力する。

【0036】

この回路の動作としては、入力されるダイオード V_f 信号は時間とともにアナログ的に変化する信号であり、この信号は抵抗R2とコンデンサCで形成されるフィルタ回路で過去分として記憶される。演算増幅器AMPの非反転入力端子+には V_f の現在値が入力され、反転入力端子−にはフィルタに記憶された過去分が入力される。従って、演算増幅器AMPより現在分と過去分の V_f との差が抵抗R1～R5の組み合わせで決まる増幅率で増幅されて出力される。

【0037】

演算増幅器AMPの増幅出力はコンパレータCMPの反転入力端子−に入力さ

れる。V_fの過去分は抵抗R₃とR₅との抵抗比で決められた分だけレベルが下げられてコンパレータCMPの非反転入力端子+に入力される。この結果、コンパレータCMPは増幅出力が設定されたレベル（V_fの過去分の抵抗R₃とR₅との抵抗比による分圧値）を超えるとHレベルの過渡熱遮断信号を出力する

【 0 0 3 8 】

次にレベルシフト回路の構成としては、まず、バッテリーの+電源ラインに+電源端子みてダイオードD₁、D₂が2つ順方向に直列に挿入されている。ダイオードD₁、D₂の接続点にはコンデンサC₁₁の一端が接続され、このコンデンサC₁₁の他端にはオシレータOSの発振信号を入力するインバータINVが接続されている。

【 0 0 3 9 】

また、+電源ラインにおいて直列接続されたダイオードD₂のカソード側とグランド側にはコンデンサC₁₂が接続される。これら回路素子により昇圧が構成される。コンデンサC₁₂には、コンデンサC₁₁に一端チャージされた電荷がコンデンサC₁₂に充電されることでバッテリー電圧以上のコンデンサ電圧となる。尚、各コンデンサC₁₁、C₁₂に充電された電荷はダイオードD₁、D₂より電源端子に逆流することはない。

【 0 0 4 0 】

昇圧回路の出力側の電源ラインとグランド間にトランジスタ（NPN）Q₁のコレクタとエミッタが接続され、ベースには抵抗R₁₆を通してインバータINV₂の出力が接続され、このインバータINVの入力端子にはゲート駆動信号が入力される。

【 0 0 4 1 】

トランジスタQ₁のコレクタにはトランジスタ（NPNP）Q₂、（PNP）Q₃のベースが接続され、各トランジスタQ₂、Q₃のエミッタはそれぞれ抵抗R₁₁、R₁₂を介して接続されている。トランジスタQ₂のコレクタは+電源ラインに、トランジスタQ₃のコレクタはグランドラインに接続されている。

【 0 0 4 2 】

抵抗R₁₁とR₁₂との接続点には抵抗R₁₃を通してトランジスタ（PNP

）Q4のエミッタに接続され、且つ、MOS-FETQのゲートに接続される。
トランジスタQ4のコレクタはバッテリB1を通してMOS-FETQのソースに接続される。

トランジスタQ4のベースには抵抗R14を通してトランジスタQ5のコレクタが接続され、トランジスタQ5のエミッタはグランド側に接続され、ベースは抵抗R11を通してゲート駆動信号入力用のインバータINV2の入力端子に接続される。

【0043】

このレベルシフト回路LSの動作としては、通常昇圧回路ではオシレータOSの発信に伴いバッテリよりダイオードD1を通して間欠的にコンデンサに電荷を充電し、更にこの電荷をコンデンサC12に充電してバッテリ電圧より高い充電電圧を用意する。次にこの状態でHレベルのゲート駆動信号がインバータINV2に印加されたならば、インバータINV2の出力はLレベルとなるためトランジスタQ1はOFFとなる。この結果、トランジスタQ2のベースにはコンデンサC12のプラス電圧がかかりON状態となる。

【0044】

この時、トランジスタQ5、Q4はHレベルのゲート駆動信号によりON状態となっているためトランジスタQ2、抵抗R11、R13、トランジスタQ4を通してコンデンサ12に充電された電荷がゲート電圧VGとしてMOS-FETQのゲートに印加される。また、ソースにはコンデンサC12の充電電荷にバッテリB1の電圧VSが重畳された電圧が印加されるため、MOS-FETQのゲート、ソース間にはONさせるのに十分な電圧が印加される。

【0045】

ここで、ゲート駆動電圧がLレベルとなると、ゲート駆動電圧はインバータINV2によりHレベルに反転され、トランジスタQ1がONするためトランジスタQ3のベースはグランドレベルとなりON状態となる。この結果、レベルシフト回路LSのゲート電圧端子は、トランジスタQ3を通してグランドレベルとなることで、ゲート電圧VGもグランドレベルとなりMOS-FETQはOFF状態となる。

【0046】

次に本実施の形態に係る自動車用電気負荷駆動制御装置の動作について説明する。

(1) 通常動作

負荷起動用のスイッチSWをONするとゲート制御回路GCはゲート駆動信号を図7にその詳細な構成を示したレベルシフト回路LSに出力する。レベルシフト回路LSはゲート駆動信号を入力すると、その電圧レベルをバッテリー電圧よりも高くして確実にMOS-FETQをONできるゲート電圧VGとソース電圧VSをMOS-FETQに出力する。この結果、MOS-FETQは確実にONし、負荷にバッテリーBより電流を流し駆動する。

このように、MOS-FETQにレベルシフトLSを通してゲート、ソース間電圧を印加するため、専用の電源を使用せずにMOS-FETQの駆動電源電圧を確保できる。

【0047】

(2) 保護動作

1. 突入電流制限動作

ランプやモータといった電気負荷は最初の立ち上がりで定常電流の10倍程度の突入電流が流れる。この突入電流でMOS-FETが破壊しないようにするため、MOS-FETの電流容量を大きくしたり電線の径を大きくしたりしていた。

【0048】

しかし、本発明によればMOS-FETの電流容量や電線の径を最適化し小さくすることでも突入電流を小さくすることができる。

図8に突入電流制限動作を示す。

スイッチSWの入力によりゲート駆動信号が出力されるとMOS-FETQがオンし、負荷電流が突入電流として流れるようとする。しかし、MOS-FETQは図4に示すように飽和領域に移行し、負荷電流は図8に示すように予め設定された電流制限値に制限される。

【0049】

このとき、MOS-FETQに内蔵されたダイオードD10、D20は、MOS-FETQの発熱に応答して順方向電圧Vfは急激に低下する。Vf検出回路より順方向電圧Vfを入力している過渡検出回路DT1は、順方向電圧Vfの低下量が過渡熱遮断しきい値に達すると過渡熱遮断信号がゲート制御回路GCに出力し、ゲート駆動信号を遮断する。尚、過渡熱遮断しきい値はMOS-FETおよび負荷回路の配線が感熱破壊する十分手前の発熱量に設定される。

【0050】

以上のようにゲート駆動信号を遮断するとMOS-FETQはオフしてソース電流（負荷電流）は遮断される。負荷電流の遮断により、MOS-FETQの発熱は止まりMOS-FETを形成するチップの表面の熱も放散して行くため、ダイオードの順方向電圧Vfは上がって行き次にゲート駆動信号の出力までにはほぼ初期値まで回復する。設定されたタイマ時間tdの後に再びゲート駆動信号が出力されると同様な電流制限動作を繰り返す。

【0051】

突入電流制限動作を何度か繰り返すと負荷Lの状態は徐々に定常状態に近づき順方向電圧Vfの急激な低下は解消される。この結果、過渡熱遮断信号はOFFとなって電流制限動作は止まり、通常動作となりゲート駆動信号は連続的に出力される。過渡熱遮断しきい値は、突入電流制限動作がMOS-FETQの定格温度の範囲で行われるよう小さな値に設定される。

【0052】

電球を繰り返し点滅させるときなど、フィラメントが既に暖まった状態で再点灯した場合は、最初から電流値が低く突入電流が流れることはないので電流制限動作はかからず即座に点灯する。このように、本電流制限動作は発熱量を用いたクローズドループ制御によるスロースタート動作なので、負荷の温度や電源、電圧変動、負荷のばらつき等に影響されることなく安定して負荷を駆動させることができ、なおかつ電流制限およびロースタートにより負荷の長寿命化も計れる。

【0053】

過渡熱遮断しきい値は、突入電流の流れる時間だけ定常時と異なる値に設定してもよい。また、突入期間はゲート-ソース電圧Vgsを制御して電流制限値を

定常時と異なる値に設定してもよい。更に、負荷の種類によっては突入期間中、上記のように負荷電流をオンオフ動作をさせないようにして、負荷の立ち上がりを早めるようにしてもよい。

【 0 0 5 4 】

2. ショート保護動作

次に負荷回路のショートによる異常電流が流れたときの動作例を示す。動作中に MOS-FET と負荷との間の配線がシャージランドにショートしたときや負荷の両端がショート故障を起こしたとき、図 9 に示すように大きな負荷電流が異常電流として流れようとするが、過大負荷電は前述の電流制限動作が働き設定された電流制限値に抑えられる。

【 0 0 5 5 】

ショート時は突入時よりもさらに負荷抵抗が低い状態になるので MOS-FET は突入時よりも深い飽和状態になる。そのため、発熱による温度上昇速度も急激になり、突入時よりもさらに短時間で電流は遮断される。

【 0 0 5 6 】

タイマ時間 t_d の後再びゲート駆動信号により MOS-FET Q はオンされるが、ショート状態が続いていると順方向電圧 V_f は過渡熱遮断しきい値を超えることを繰り返し過渡熱遮断信号を出力される。過渡熱遮断信号が過渡熱検出回路 DT 2 で設定回数連続してカウントされるとショートによる異常電流と判断し、以降はスイッチ SW がオンされていてもゲート駆動信号を遮断して負荷電流を遮断したままの状態が保たれる。遮断状態の解除はスイッチのオン、電源のオフ、リセットスイッチ操作等により行われる。

【 0 0 5 7 】

ショート遮断を判定するためのカウント数は通常の突入電流制限動作で起こる過渡熱遮断信号の発生回数よりも十分長く設定される。その結果、特に突入時の過渡熱遮断動作とショート時の過渡熱遮断動作とを区別するために過渡熱遮断信号のカウントを一定時間禁止する複雑な処理をしなくても、安定してショート異常遮断動作を行わせることができる。

【 0 0 5 8 】

(3) 過熱保護動作

MOS-FETが異常過熱したときの保護動作タイミングを図10に示す。

負荷の異常により負荷電流が電流制限値にかからない範囲で異常に増加したとき、MOS-FETの温度は徐々に上昇する。この温度上昇により、順方向電圧 V_f の絶対値が過熱遮断しきい値を低下すると、過熱検出回路DT1は過熱異常遮断信号をゲート制御回路GCに出力してゲート駆動信号を停止する。過熱遮断しきい値はMOS-FETが過電流により熱破壊を起こさない温度に設定される。

【0059】

過熱遮断状態からの復帰は電源再投入によるゲート制御回路GCのゲート駆動信号停止状態の維持解除や、順方向電圧 V_f の絶対値が過熱遮断しきい値を上昇し始めて過熱検出回路DT1を構成するコンパレータCMPの出力である過熱異常遮断信号がLに反転し、ゲート駆動信号が出力されることで自動復帰する。

尚、コンパレータCMPは入力にシステリシス特性を有しているため、順方向電圧 V_f がノイズ等により過熱遮断しきい値を多少超えてもゲート駆動信号が出力されることはない。

【0060】

実施の形態2.

上記実施の形態1では、負荷をソースとグランド間に配置したが、図11に示すように、負荷をヒューズFを通して+電源ラインとドレイン間に配置してもよい。この場合、MOS-FETのゲートにはグランドレベルに対して十分に高い電圧を加えればよいので、レベルシフト回路LSはチャージポンプ等の昇圧回路は不要となる。ただし、このような場合、配線ショートに対する保護機能はなくなるので、ヒューズ等の保護機能が必要となる。

【0061】

実施の形態3.

上記実施の形態は負荷に一定電流を連続的に流して駆動したが、MOS-FETのゲートに所定デューティ比のPWM信号を入力し高速スイッチング動作を行い、負荷である自動車用ランプを点灯制御する装置に本発明を適用することでも

きる。

【 0 0 6 2 】

図 1 2 は本実施の形態 2 に係る自動車用電気負荷駆動制御装置の構成図である。図中、図 2 と同一符号は同一又は相当部分を示す。図において C O A は本実施の形態に係る制御回路である。この制御回路 C O A は実施の形態 1 に係る制御回路の構成に加えて負荷である自動車用ランプ駆動用のスイッチ S W をオンするとランプ点灯信号を出力する入力処理回路 I N と、ランプ点灯信号を入力すると M O S - F E T を高速スイッチング動作させるための P W M 信号を発生する P W M 信号発生回路 P W M S と、P W M 信号に基づいてパルス化された M O S - F E T Q のゲート駆動信号を出力すると共に、外部からの遮断信号入力時にゲート駆動信号を遮断するゲート遮断回路 G C と、ゲート駆動信号の電圧レベルを電源電圧レベル以上にシフトするレベルシフト回路 L S 、過渡熱遮断信号をカウントし、過渡熱遮断状態が所定回数連続したときに電流異常遮断信号を出力する電流異常検出回路 D T 4 、他に実施の形態 1 で説明した過熱検出回路 D T 1 、過渡熱検出回路 D T 2 、そして各検出回路 D T 1 , D T 2 , D T 4 より出力された遮断信号をパワーオンリセットまたは外部からのリセット命令によりリセットするリセット回路 R E より構成される。

【 0 0 6 3 】

尚、P W M 信号発生回路 P W M S は、オシレータ等からなり、ランプの実行電圧が定格に等しくなるようなデューティー比の P W M パルスを出力する。例えば、バッテリー 2 個直列 (2 4 V) ならばデューティー比 2 5 % 、 3 個直列 (3 6 V) ならばデューティー比 1 1 % 程度に設定される。

【 0 0 6 4 】

過渡熱遮断回路としては図 1 3 にその構成を示す回路がある。

この過渡熱遮断回路は、ダイオード努 V f 信号の時間変化が設定値を超えたら過渡熱遮断信号を出力し、外部からリセット命令が入力されるまで過渡熱遮断信号を保持する回路である。

ダイオード V f 信号は時間と共に変化するアナログ信号であり、この信号は抵抗 R 4 1 と R 4 2 の抵抗比により分圧された後に、抵抗 R 4 3 とコンデンサ C 4

0で形成されるフィルタ回路でダイオードVf信号の過去分が記憶される。コンパレータCMPの反転入力端子-にはダイオードVf信号の現在分が入力され、非反転入力端子+にはフィルタに記憶されたダイオードVf信号が入力されるため、ダイオードVf信号の現在分がダイオードVf信号の過去分を超えると、コンパレータCMPからHレベルの出力信号がD型フリップフロップDFFに入力される。この結果、D型フリップフロップDFFのQ端子からはHレベルの過渡熱遮断信号がゲート遮断回路GCに出されてゲート駆動信号がランプに出力され点灯制御する。

【 0 0 6 5 】

次に、過渡熱遮断回路は、PWM信号によるゲート駆動信号をMOS-FETに入力する毎にVf検出回路Vfにて順方向電圧Vfの時間変化率を調べ、その時間変化率が大きく、順方向電圧Vfが過渡熱遮断しきい値より低下したならばコンパレータCMPよりHレベル信号をD型フリップフロップDFFに入力する。D型フリップフロップDFFは、D端子に印加されたグランドレベルであるLレベルの過渡熱遮断信号をQ端子からゲート遮断回路GCに出力する。

【 0 0 6 6 】

このような動作を、図15に示すようにPWM信号入力に同期したゲート駆動信号がMOS-FETに入力される毎に行われ、順方向電圧Vfの時間変化率が過渡熱遮断しきい値を上回るまでPWM信号に同期して過渡熱遮断信号が出力される。過渡熱遮断しきい値を上回ると過渡熱遮断信号はOFFとなり、PWM信号に同期してゲート駆動信号がMOS-FETQに入力されることで安定したランプ点灯となる。

【 0 0 6 7 】

過渡熱遮断信号のOFF制御は、ANDゲートAN1にパワーオンリセット信号の入力期間に、PWM信号をANDゲートAN1に入力するとANDゲートAN1はPWM信号に同期してD型フリップフロップDFFのプリセット端子にLレベル信号が入力され、Q端子に現れた過渡熱遮断信号はLレベルとなり過渡熱遮断信号は解除される。

【 0 0 6 8 】

また回路構成は図示しないが、電流異常検出回路DT4の動作としては図16のタイミングチャートに示すように、過渡熱検出回路DT2より出力される過渡熱遮断信号をカウントし、このカウント値が所定数に至った時にHレベル信号として図示しないD型フリップフロップDFFに入力する。この結果、Q端子からはD端子に印加されたグラウンドレベルであるLレベルの電流異常遮断信号がゲート遮断回路GCAに出される。

【0069】

電流異常遮断信号のOFF制御はANDゲートAN1よりパワーオンリセット信号の入力期間に電流異常遮断解除信号を、リセット回路REよりD型フリップフロップDFFのプリセット端子に入力することで行われる。

【0070】

過熱遮断回路の動作としては、図14に示すようにコンパレータCMPの反転入力端子(−)に抵抗R21を通して印加された順方向電圧Vfが、図17に示すように非反転入力端子(+)に抵抗R22を介して印加された過熱遮断しきい値B2を下回った時に、コンパレータCMPよりHレベル信号がD型フリップフロップDFFに入力され、Q端子からはD端子に印加されたグラウンドレベルであるLレベルの過熱異常遮断信号がゲート遮断回路GCに出される。

【0071】

過熱異常遮断信号のOFF制御は、ANDゲートAN1にパワーオンリセット信号を入力期間に、リセット回路REよりANDゲートAN1に過熱遮断解除信号を入力すると、ANDゲートAN1D型フリップフロップDFFのプリセット端子にLレベル信号が入力されQ端子における過熱異常遮断信号はHレベルにリセットされる。

【0072】

本実施の形態においても実施の形態1と同様に突入電流制限動作、ショート保護動作、加熱保護動作を実施するが、ショート保護動作および加熱保護動作に関しては実施の形態1と同様であるため、突入電流制限動作について説明する。

【0073】

図15に突入電流制限動作のタイミングを示す。

スイッチ SW の ON に伴い入力処理回路 IN より PWM 信号発生回路 PWMS にランプ点灯信号が入力されると、PWM 信号発生回路 PWMS よりゲート遮断回路 GC に PWM 信号が入力される。

【 0 0 7 4 】

ゲート遮断回路 GC は PWM 変調されたゲート駆動信号をレベルシフト回路を通して MOS-FET Q のゲートに入力する。すると、MOS-FET Q は高速スイッチング動作することでランプ LM に電源電圧が加わり電流が流れる。当初、ランプ LM のフィラメントは冷えていて低抵抗状態なため、突入電流が流れようとする。しかし、図 4 に示すように MOS-FET Q は飽和領域に移行し、図 1 5 に示すように電流は予め設定された値に制限される。

【 0 0 7 5 】

しかし、通電による MOS-FET Q の発熱に应答して内蔵されたダイオード D 1 0 , D 2 0 の順方向電圧 V_f は急激に低下する。順方向電圧 V_f が過渡熱遮断しきい値を低下すると過渡熱検出回路 DT 2 より過渡熱遮断信号が出力されてゲート駆動信号は遮断される。過渡熱遮断しきい値はランプ LM のフィラメントが切れる発熱量よりも十分手前の発熱量に設定される。

【 0 0 7 6 】

ゲート駆動信号は遮断により MOS-FET Q は OFF しランプ LM への負荷電流が遮断されることで MOS-FET の発熱が止まり、チップ表面の熱も放散して行くので、ダイオード D 1 0 , D 2 0 の順方向電圧 V_f は上昇して行き次の PWM 信号までには初期値に回復する。

【 0 0 7 7 】

次の PWM 信号でも同様な電流制限動作を繰り返すが、フィラメントの温度が徐々に上昇して行くため、フィラメントの抵抗値は定常値に近づいていく。そのため、突入電流は PWM 信号が入力される毎にその値が低下して行き、発熱による順方向電圧の低下量が過渡熱遮断しきい値を下回ったところで、過渡熱遮断信号による電流制限動作が停止し、PWM 信号による定常のデューティ比で MOS-FET を ON-OFF 動作させてランプ LM を点灯制御する。

【 0 0 7 8 】

実施の形態 4.

実施の形態 3 では、ランプをソースとグランド間に配置したが、図 18 に示すように、ランプ LM はヒューズ F を通して + 電源ラインとドレイン間に配置してもよい。この場合、MOS-FET のゲートにはグランドレベルに対して十分に高い電圧を加えればよいので、レベルシフト回路 LS はチャージポンプ等の昇圧回路は不要となる。ただし、このような場合、配線ショートに対する保護機能はなくなるので、ヒューズ等の保護機能が必要となる。

【0079】

実施の形態 4.

上記実施の形態 1, 3 ではドレイン電流を飽和領域に持って行き各種制御動作を行ったが、図 4 に示すように線形領域において制御動作を行うことも可能である。即ち、線形領域動作のままでも、電流が増加すると MOS-FET の発熱が増えるので順方向電圧 V_f 低下量は大きくなり、所定のしきい値で遮断をかけるとことにより異常発熱を抑えることができる。しかし、この場合、電流制限機能はなくなるので、負荷あるいはランプの寿命を延ばす効果が減少する。

【0080】

実施の形態 5.

実施の形態 3 では単一のランプを MOS-FET Q にて点灯制御する例を示したが、図 19 に示すように複数のランプ LM1 ~ LM4 を僅かに時間差をおいて制御回路 CO で同時点灯制御することも可能である。図 19 に示す回路の構成としては図 12 にその構成を示す制御回路を各ランプ毎に設けてもよく、あるいは単一の PWM 信号に基づくゲート駆動信号を図示しない遅延回路を通して僅かに時間をずらしながら各ゲート出力チャネル ch1 ~ ch4 より MOS-FET Q1 ~ Q4 のゲートに入力するようにしてもよい。

【0081】

図 20 のタイミングチャートに示されるようにスイッチ SW1 ~ SW4 の全てが ON されると、各ゲート出力 ch1 ~ ch4 は僅かに時間差をおいて PWM 変調されたゲート駆動信号が各 MOS-FET Q1 ~ Q4 に入力されて高速 ON/OFF 動作を開始し、各ランプ LM1 ~ LM4 は点灯を開始する。

このように複数のランプを点灯制御する場合、各ゲート駆動信号を重ならないように時間差をおいて出力することで、電源ラインの電流が平均化されるためバッテリーの負担が低減すると共に、電線における損失も低減する。更に、電流変動による放射ノイズも低減する効果がある。

【0082】

【発明の効果】

この発明によれば、パワーMOS-FETに内蔵された熱電素子の温度変化を電圧変化で検出することでパワーMOS-FETに流れる電流による発熱を検出し、パワーMOS-FETのゲート駆動信号をON/OFF制御して熱電素子の電圧の安定化後にゲート駆動信号を一定値にすることで、パワーMOS-FETの過電流による破壊を簡易な構成で阻止できるという効果がある。

【0083】

この発明によれば、負荷への電源投入初期に負荷に流れる定格電流の数10倍の突入電流にパワーMOS-FETの急激な温度上昇に伴う急激な熱電素子の電圧低下を検出時に、ゲート駆動信号を遮断し熱電素子の電圧レベルが定常状態に上昇後にゲート駆動信号を出力することで、パワーMOS-FETを始動時に発生する過大な突入電流による破壊から簡易な構成で阻止できるという効果がある。

【0084】

この発明によれば、パワーMOS-FETへのゲート駆動信号出力毎に急激な熱電素子の電圧低下を検出時には配線の短絡と判定してパワーMOS-FETのゲート駆動信号の遮断することで、パワーMOS-FETを配線のショート時に発生する過電流による破壊から簡易な構成で阻止できるという効果がある。

【0085】

この発明によれば熱電素子Dの電圧低下後に、負荷電流を一定値以下に抑えながらパワーMOS-FETのON/OFF動作を繰り返してパワーMOS-FET内部の熱放散を行うことで熱電素子への熱集中を拡散し、電圧を一定に上昇させることで異常電流検出を解除してパワーMOS-FETに一定のゲート駆動信号を出力することで、パワーMOS-FETの動作復旧を即座に、しかも円滑に行うことができるという効果がある。

【 0 0 8 6 】

この発明によれば突入電流検出後、負荷電流を一定値以下に抑えながらパワーMOS-FETのON/OFF動作を繰り返して負荷Lへの通電のON/OFFを繰り返し、前記負荷Lの発熱を安定化させ抵抗値を定常化することで、負荷の初期低抵抗による突入電流を阻止することができると共に、パワーMOS-FETの動作復旧を即座に、しかも円滑に行うことができるという効果がある。

【 0 0 8 7 】

この発明によればパワーMOS-FETの過熱により熱電素子の電圧が一定値以下に低下時には、負荷変動により過大電流がパワーMOS-FETに流れたものと判断してゲート駆動信号を遮断することで、簡易な構成でパワーMOS-FETへの過電流を検出できると共に、パワーMOS-FETを過電流による破壊から保護できるという効果がある。

【 0 0 8 8 】

この発明によれば熱電素子の電圧が一定電圧に安定時には負荷の安定化と判断してパワーMOS-FETのゲート駆動信号の一定出力を自動再開することで、パワーMOS-FETの復旧動作が円滑に行われるという効果がある。

【 0 0 8 9 】

この発明によれば熱電素子をPN接合からなるダイオードで構成することで、同一ペレット上にMOS-FETと同一製造工程でダイオードを作成することで、過電流によるMOS-FETの過熱を効果的に検出できるという効果がある。

【 0 0 9 0 】

この発明によれば、複数の負荷LM1～LM4をそれぞれ駆動する各負荷対応のパワーMOS-FET1～4を備え、これらパワーMOS-FET1～4に対して時間差を置いてゲート駆動信号を出力することで、電源ラインの電流が平均化されるためバッテリーの負担が低減すると共に、電線における損失も低減する。更に、電流変動による放射ノイズも低減するという効果がある。

【 0 0 9 1 】

この発明によれば電源電圧レベルに応じてPWM信号のデューティ比を制御することで、電源電圧を負荷の電圧レベルに容易に調整することができると共に、

突入電流検出後、間欠的にゲート駆動信号をMOS-FETに出力する際にタイマ動作を不要としてPWM信号に基づいて出力することができるという効果がある。

【図面の簡単な説明】

【図 1】

図 1 はこの発明に係る自動車用電気負荷駆動制御装置の基本構成を示す図である。

【図 2】

図 2 はこの発明の実施の形態 1 に係る自動車用電気負荷駆動制御装置の構成を示す図である。

【図 3】

図 3 は本発明に係る自動車用電気負荷駆動制御装置に用いる温度検知ダイオード内蔵のMOS-FETの断面構造である。

【図 4】

図 4 は図 3 に示すMOS-FETの $V_{ds}-I_D$ 特性を示す図である。

【図 5】

図 5 は図 2 に示す過渡熱検出回路の構成図である。

【図 6】

図 6 は図 2 に示す過熱検出回路の構成図である。

【図 7】

図 7 は図 2 に示すレベルシフト回路の構成図である。

【図 8】

図 8 は実施の形態 1 における突入電流制限時における V_f 変化量による制御タイミング波形図である。

【図 9】

図 9 は実施の形態 1 におけるショート保護時における V_f 変化量による制御タイミング波形図である。

【図 10】

図 10 は実施の形態 1 における V_f 絶対値によるMOS-FET過熱保護タイ

ミング波形図である。

【図 1 1】

図 1 1 は本発明の実施の形態 2 に係る自動車用電気負荷駆動制御装置の構成を示す図である。

【図 1 2】

図 1 2 は本発明の実施の形態 2 に係る自動車用電気負荷駆動制御装置の構成を示す図である。

【図 1 3】

図 1 3 は図 1 2 に示す過渡熱検出回路の構成を示す図である。

【図 1 4】

図 1 4 は図 1 2 に示す過熱検出回路の構成を示す図である。

【図 1 5】

図 1 5 は実施の形態 2 における突入電流制限時における V_f 変化量による制御タイミング波形図である。

【図 1 6】

図 1 6 は実施の形態 2 におけるショート保護時における V_f 変化量による制御タイミング波形図である。

【図 1 7】

図 1 7 は実施の形態 2 における V_f 絶対値による MOS-FET 過熱保護タイミング波形図である。

【図 1 8】

図 1 8 は本発明の実施の形態 3 に係る自動車用電気負荷駆動制御装置の構成を示す図である。

【図 1 9】

図 1 9 は本発明の実施の形態 5 に係る自動車用電気負荷駆動制御装置の構成を示す図である。

【図 2 0】

図 2 0 は実施の形態 5 における制御回路のゲート駆動信号の出力タイミングを示すタイミングチャートである。

【図 2 1】

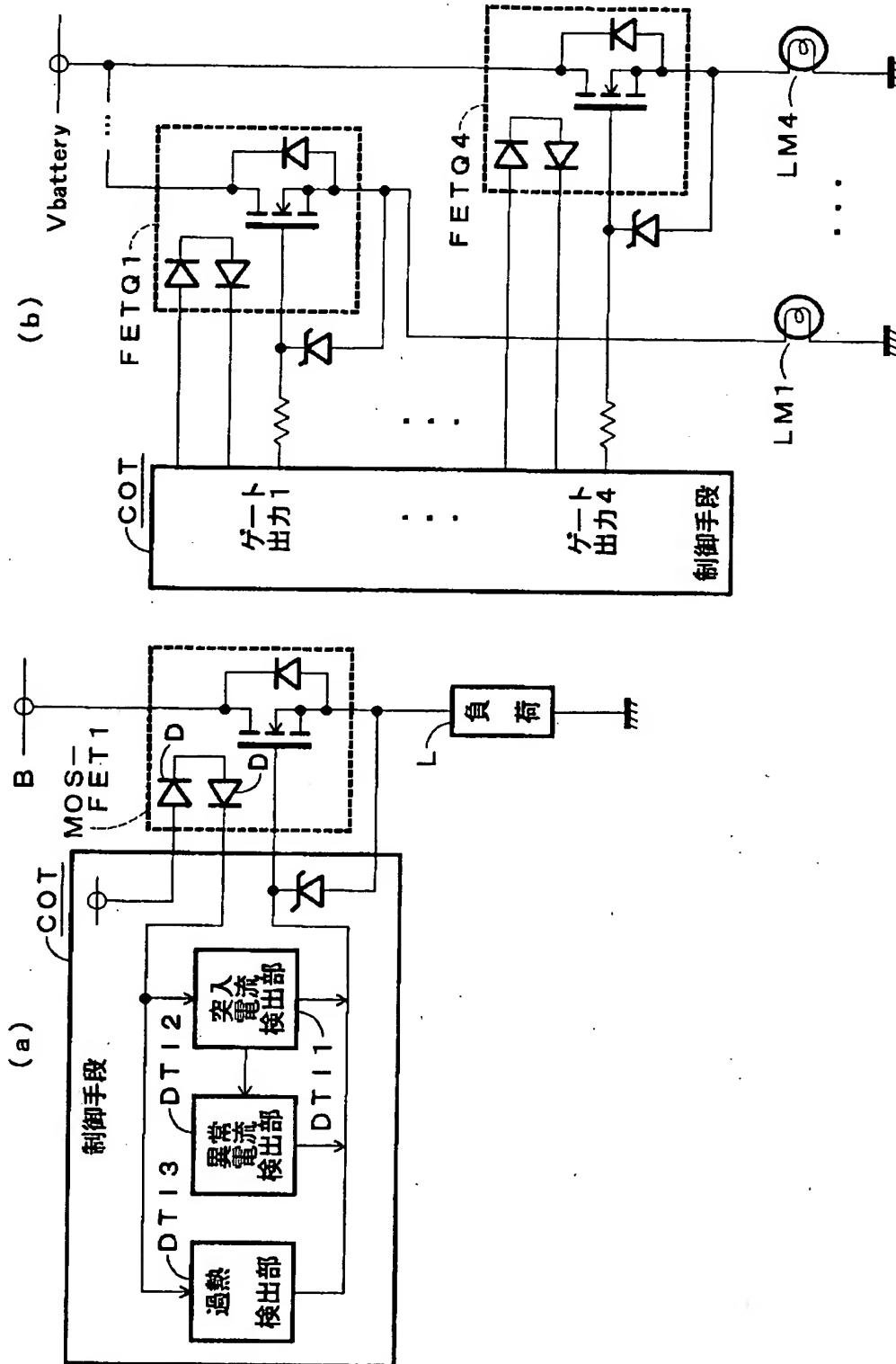
図 2 1 は従来の過電流検出回路および保護回路の構成図である。

【符号の説明】

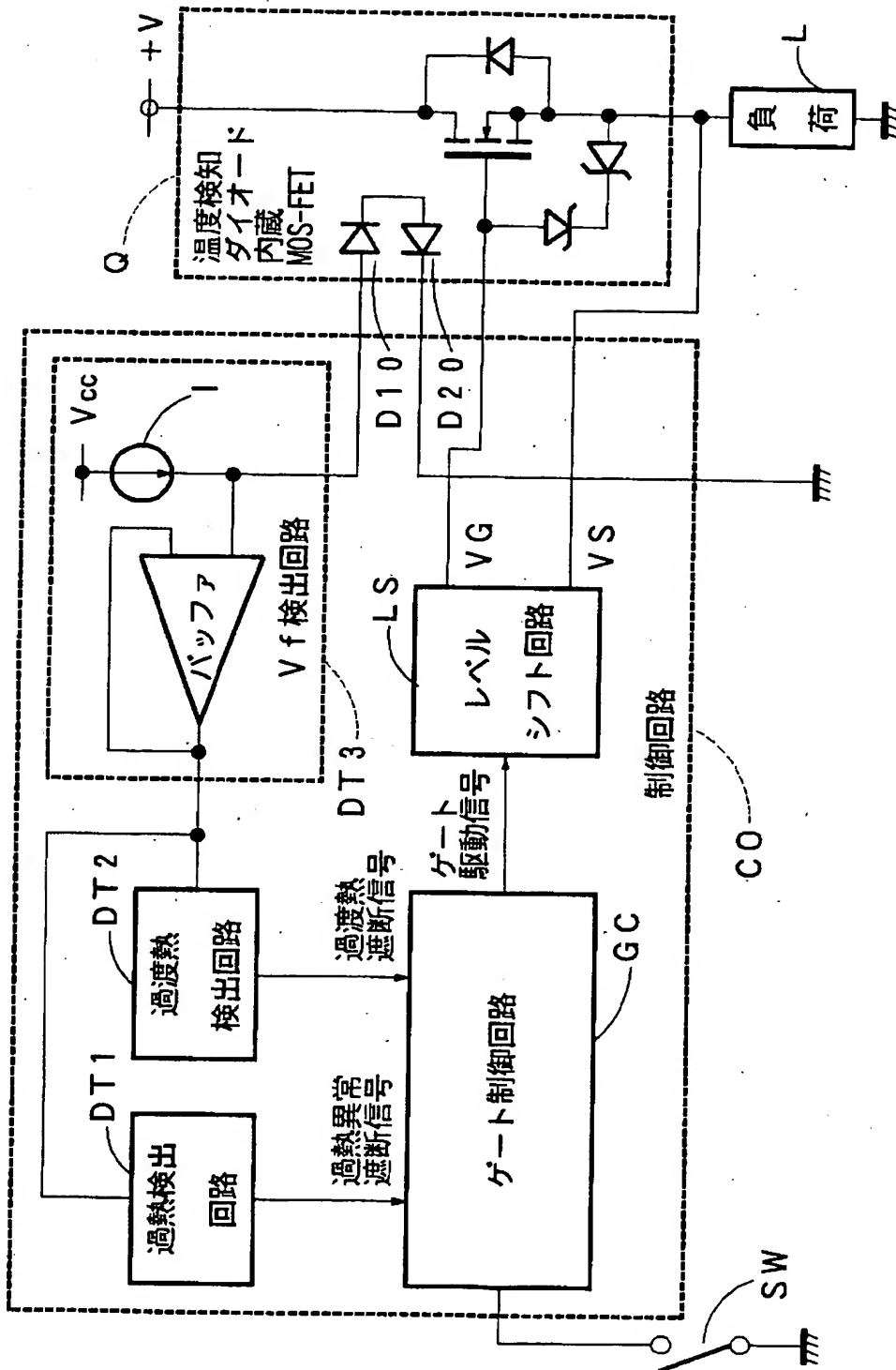
COT	制御手段
MOS-FET	温度検知ダイオード内蔵MOS-FET
L	負荷
B	電源
DTI 1	突入電流検出部
DTI 2	異常電流検出部
DTI 3	過熱検出部

【書類名】 図面

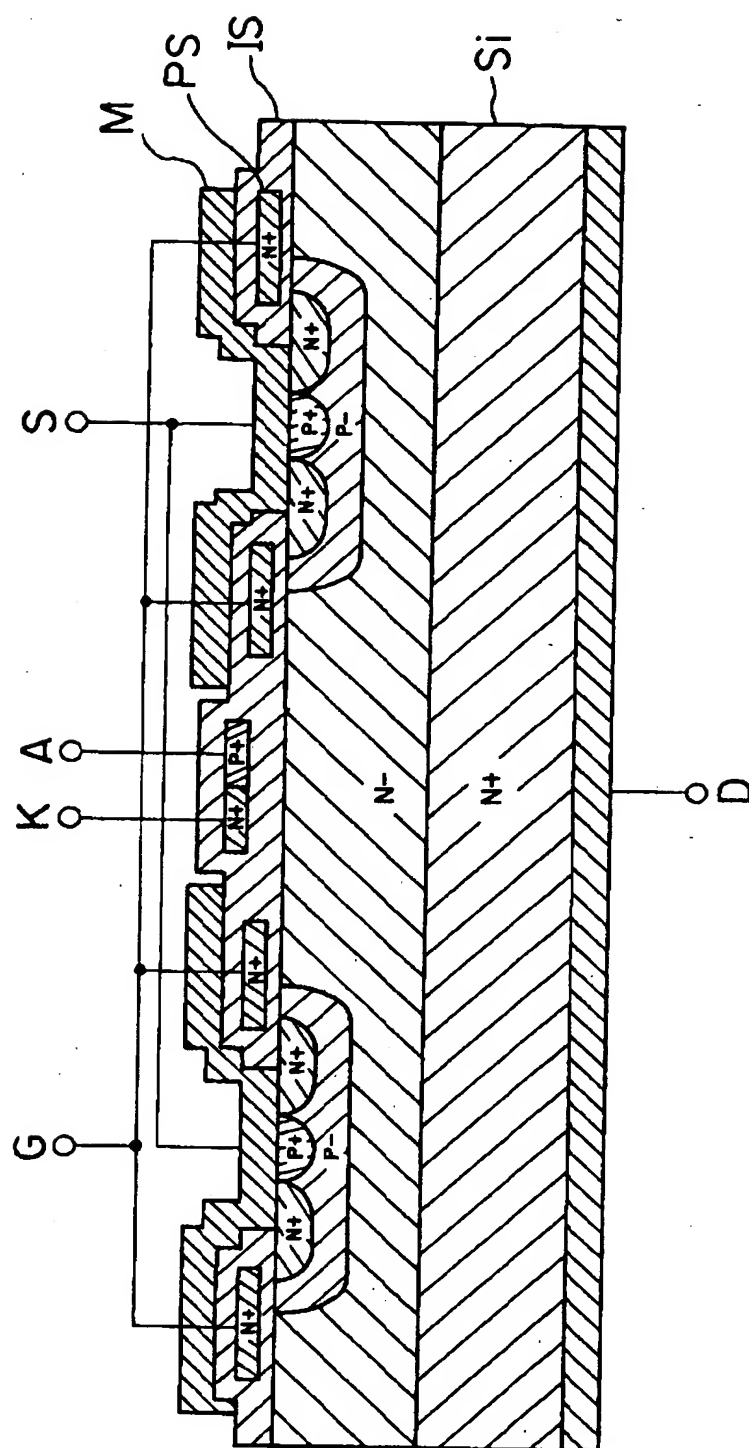
【図 1】



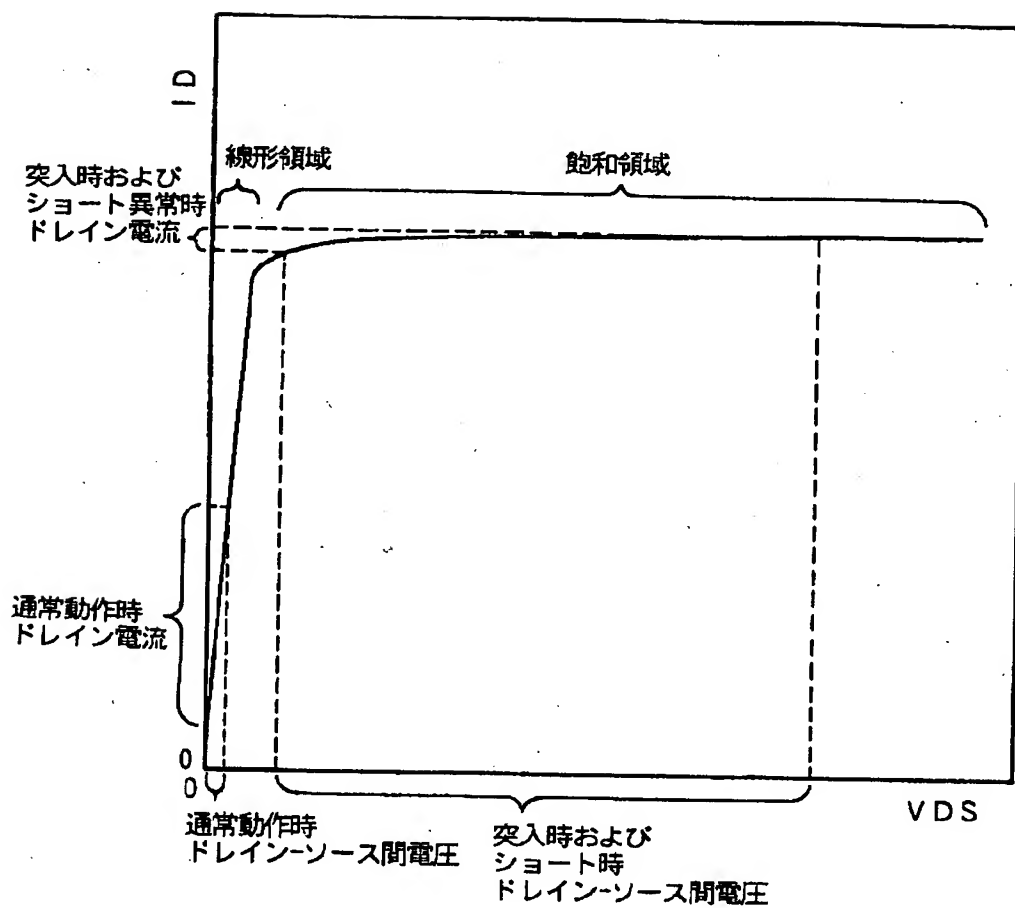
【図 2】



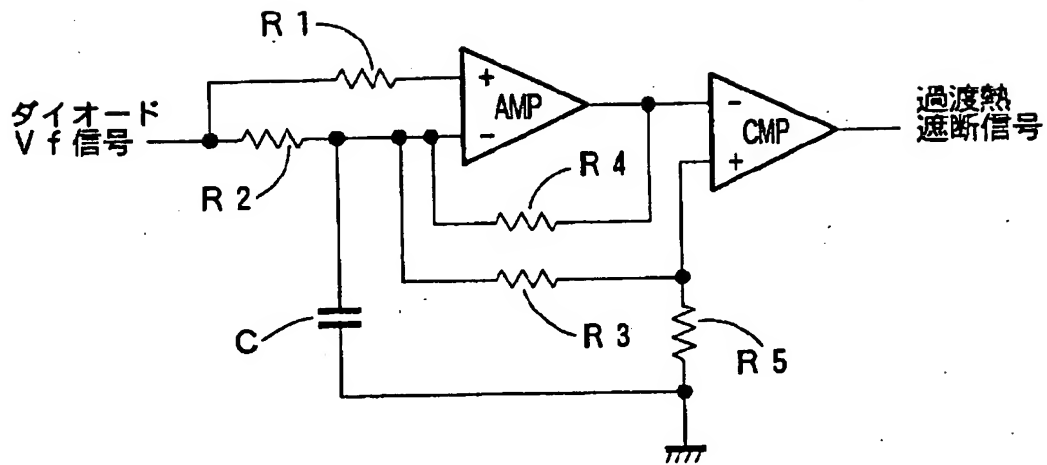
【図3】



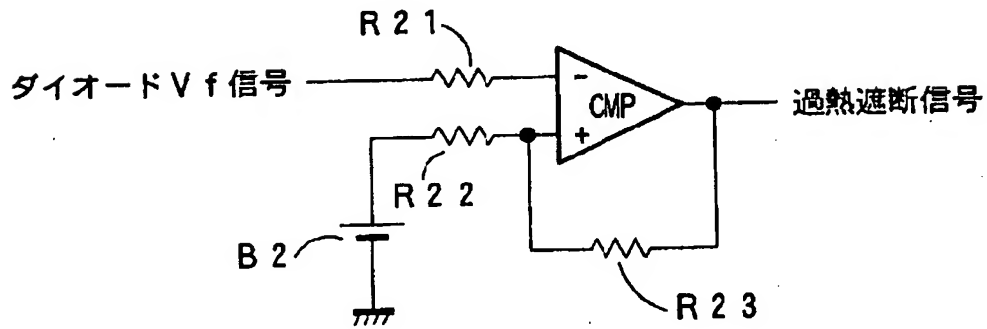
【図4】



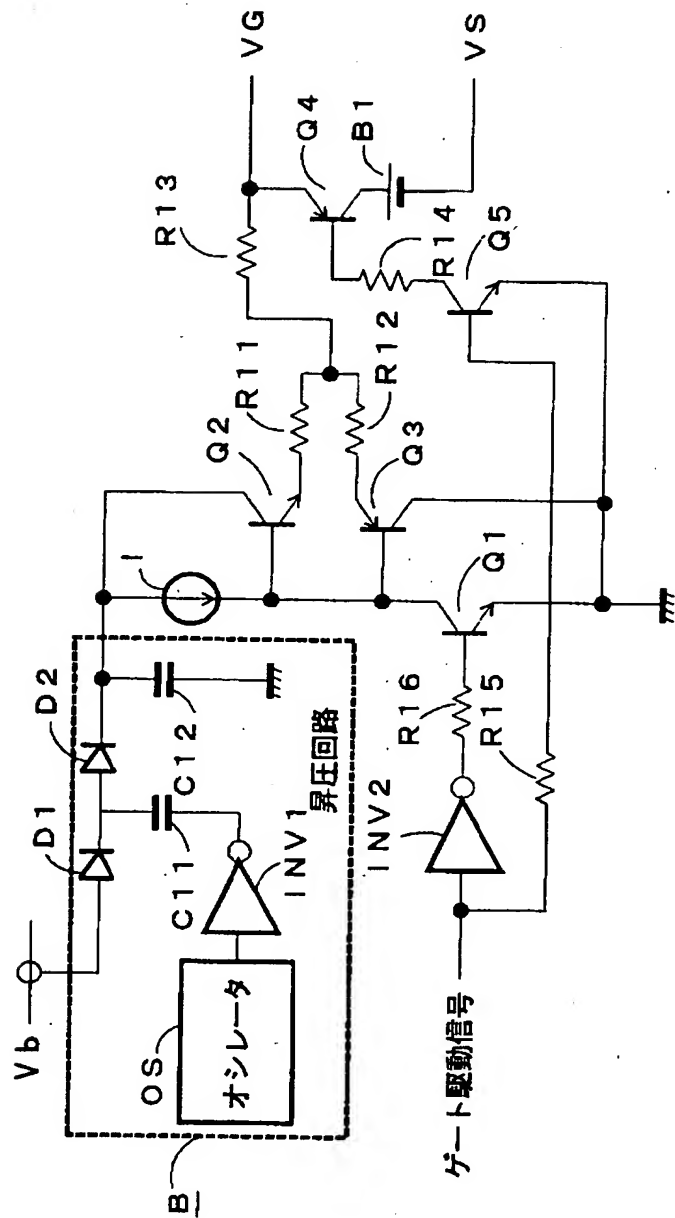
【図 5】



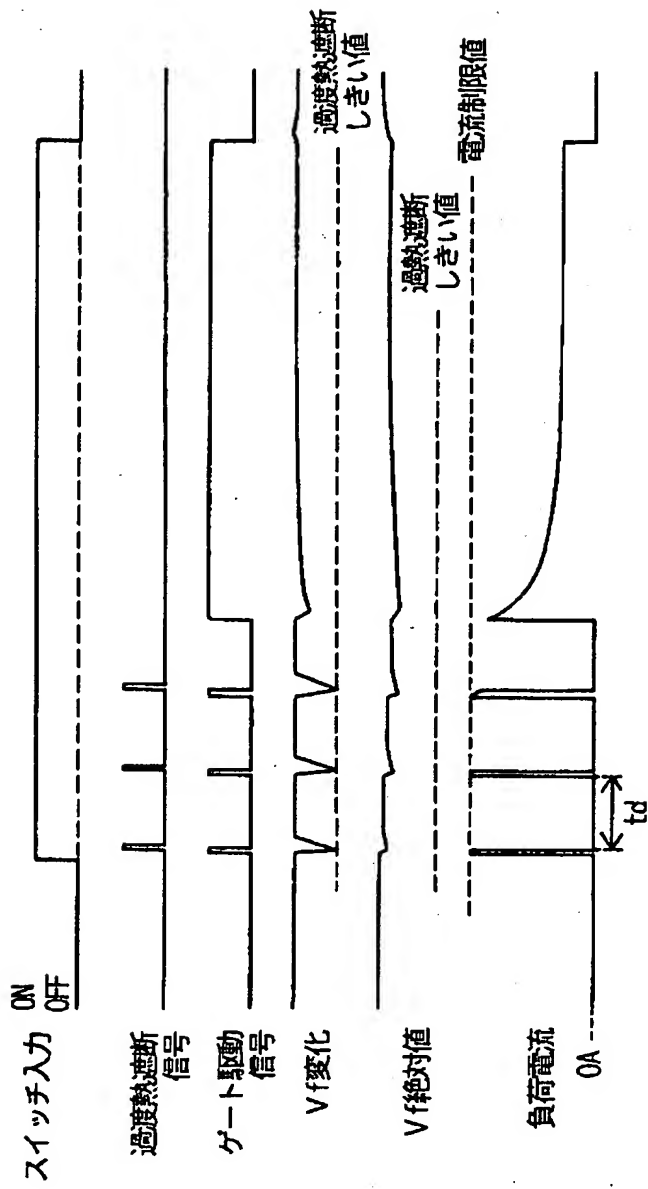
【図 6】



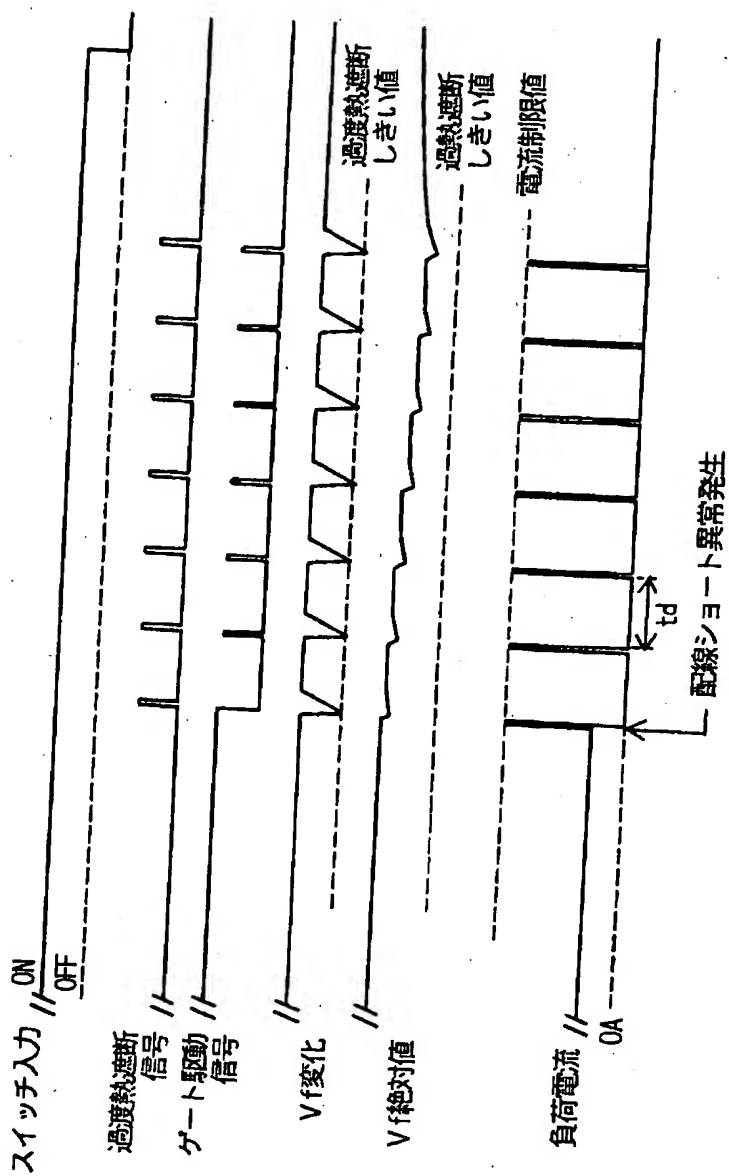
【図 7】



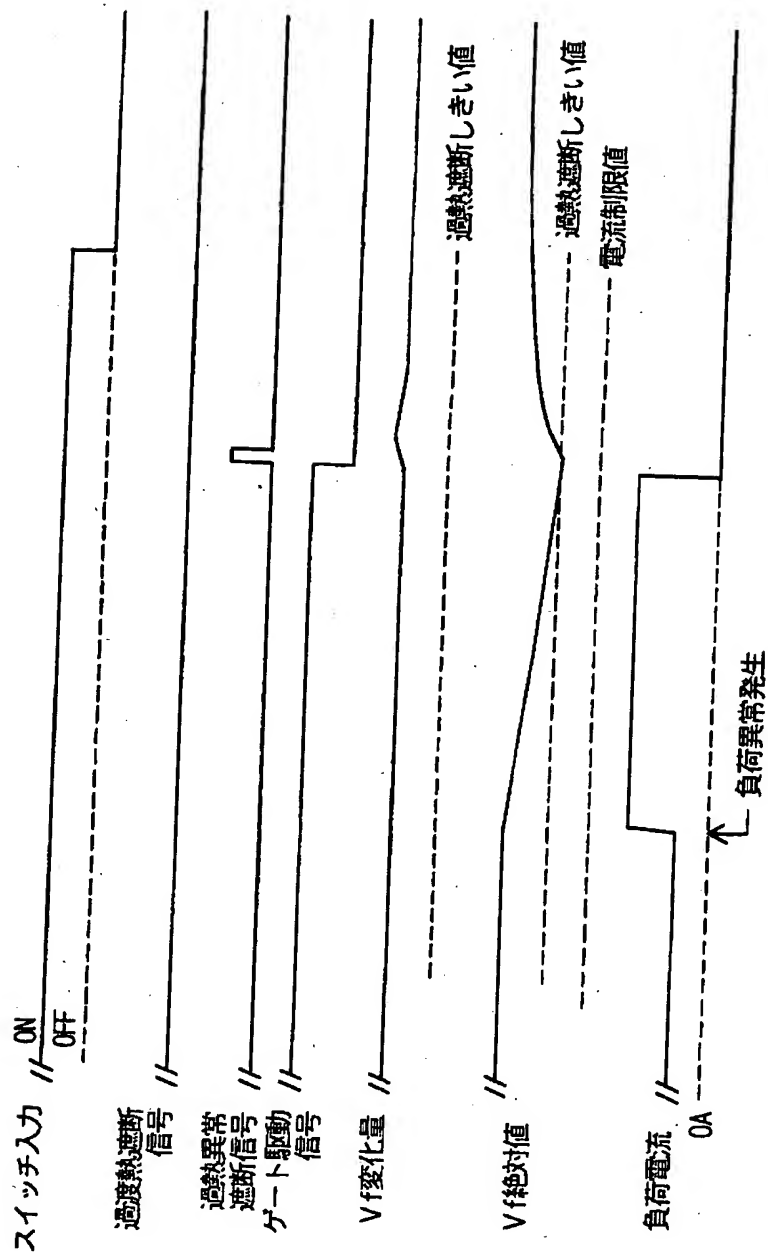
【図 8】



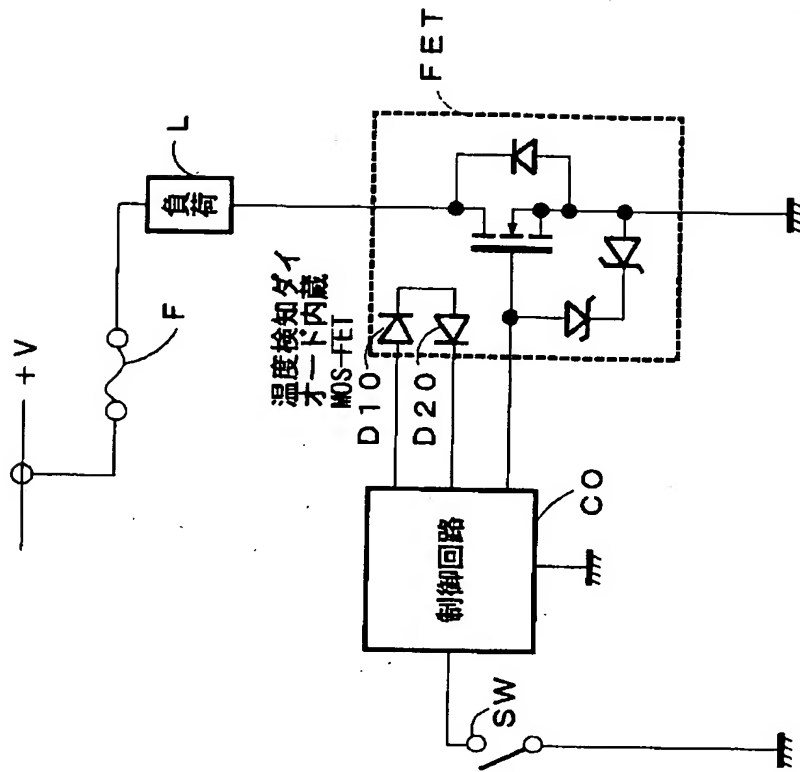
【図9】



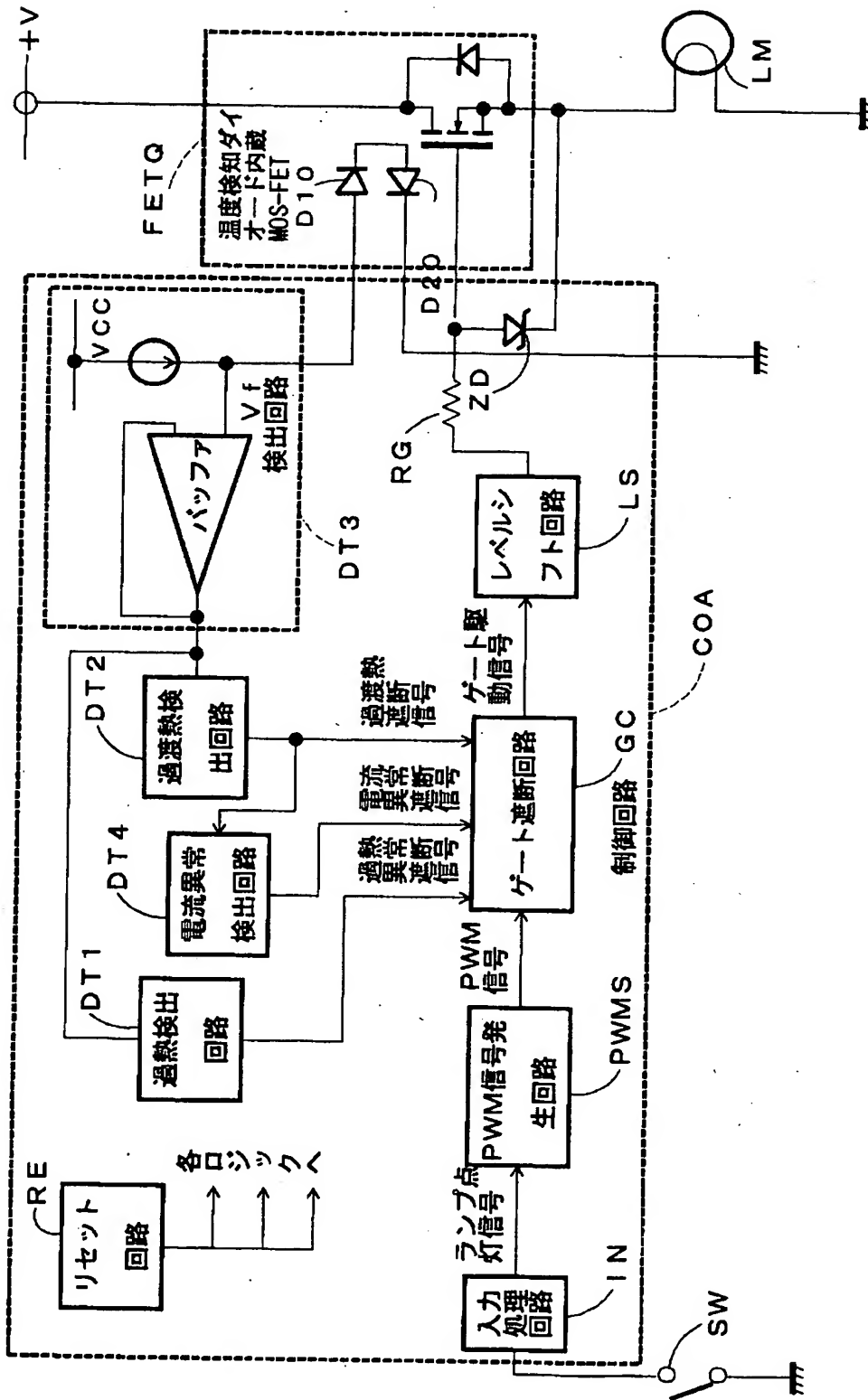
【図10】



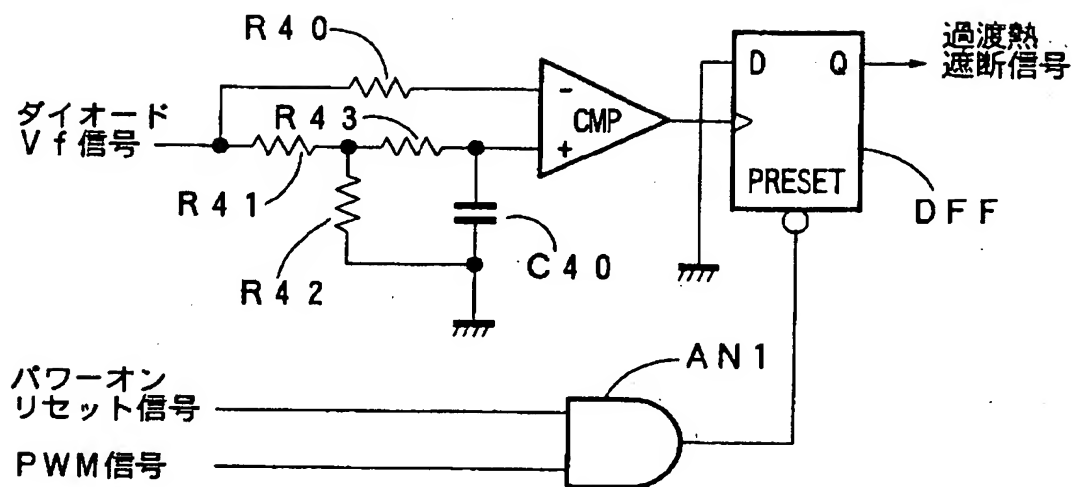
【図 11】



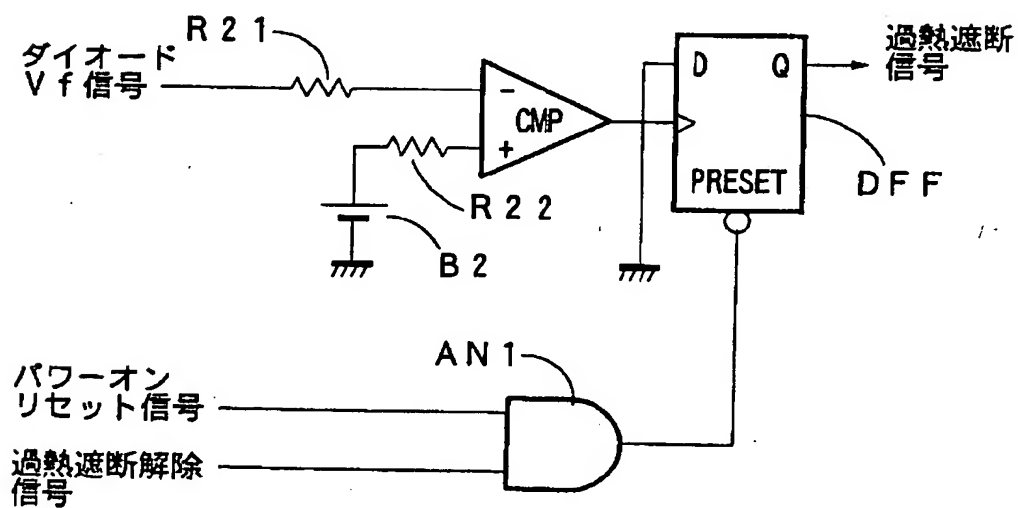
【図12】



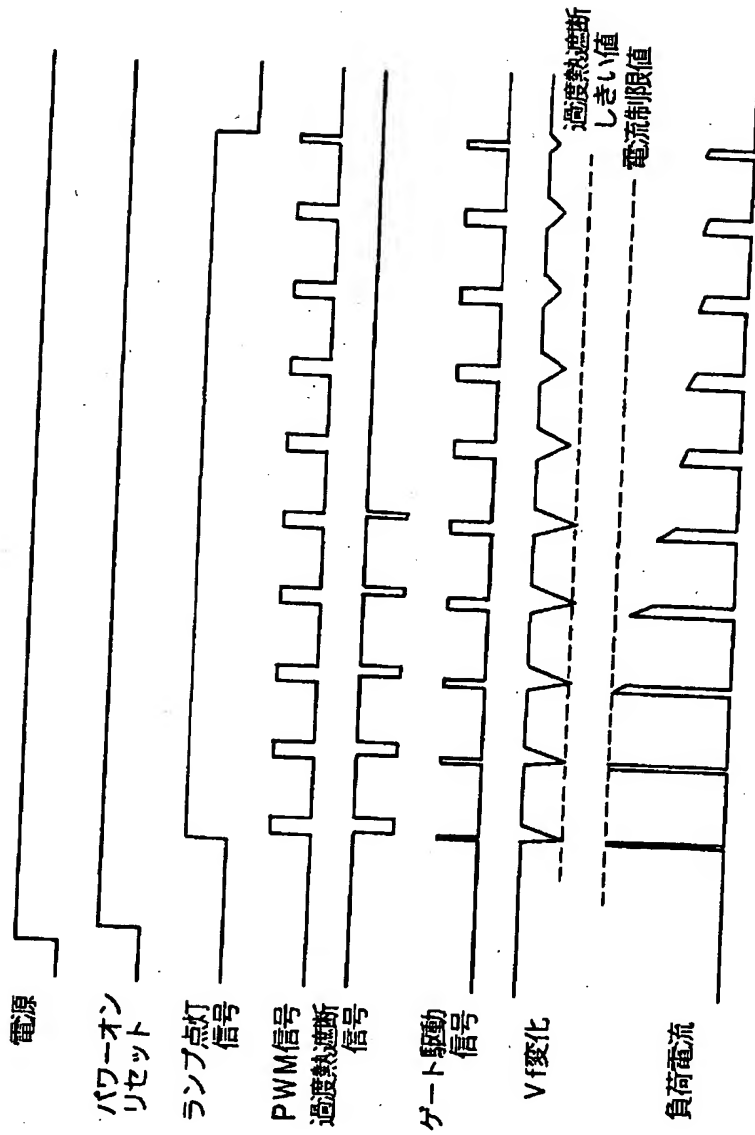
【図 13】



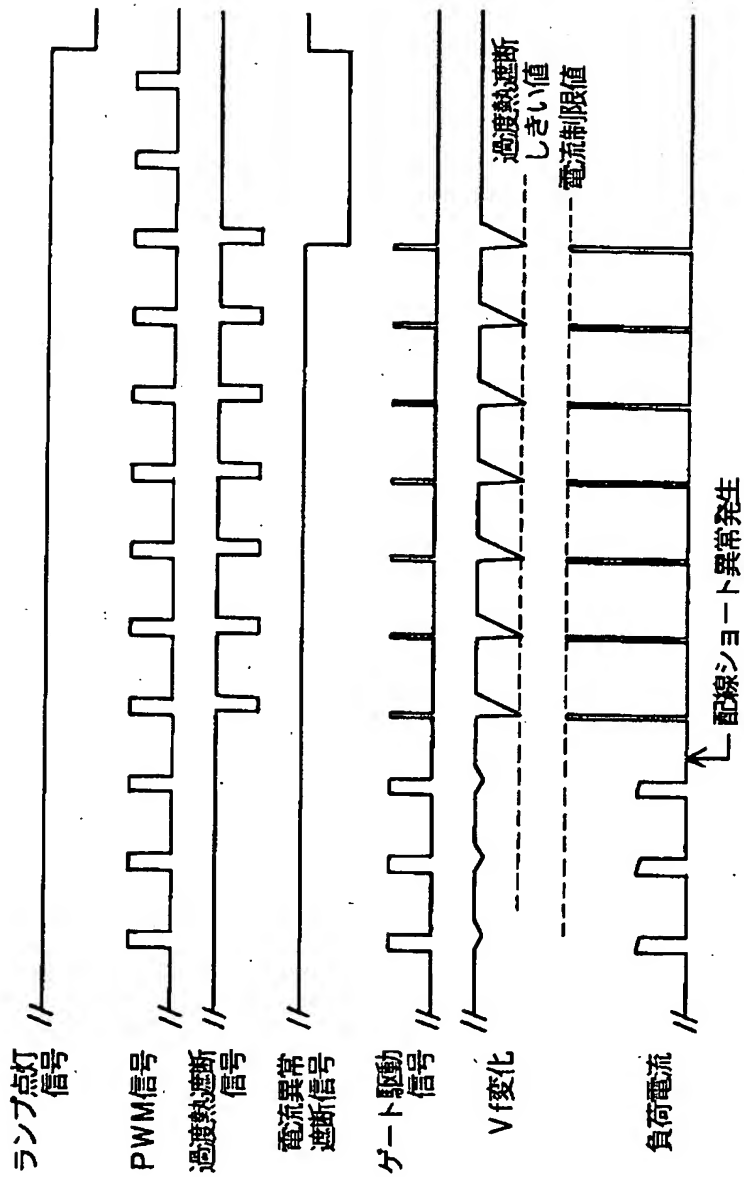
【図 14】



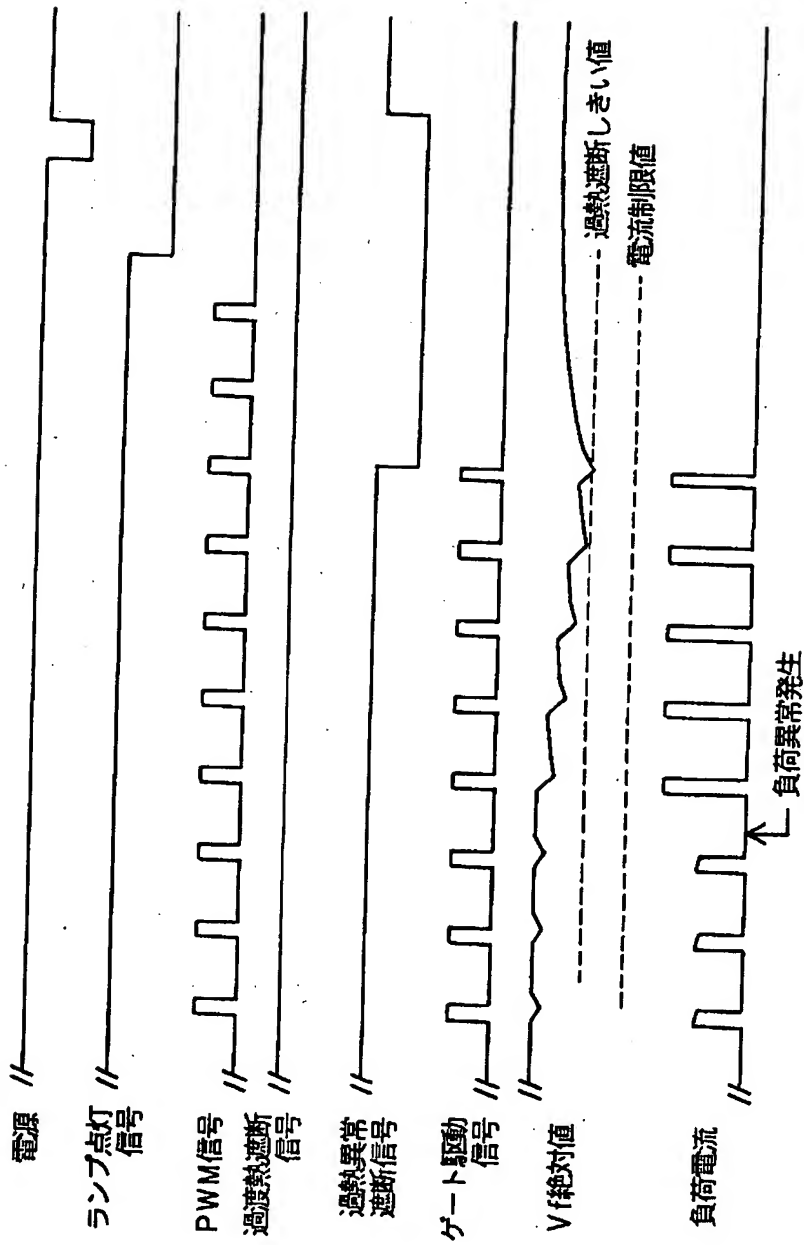
【図15】



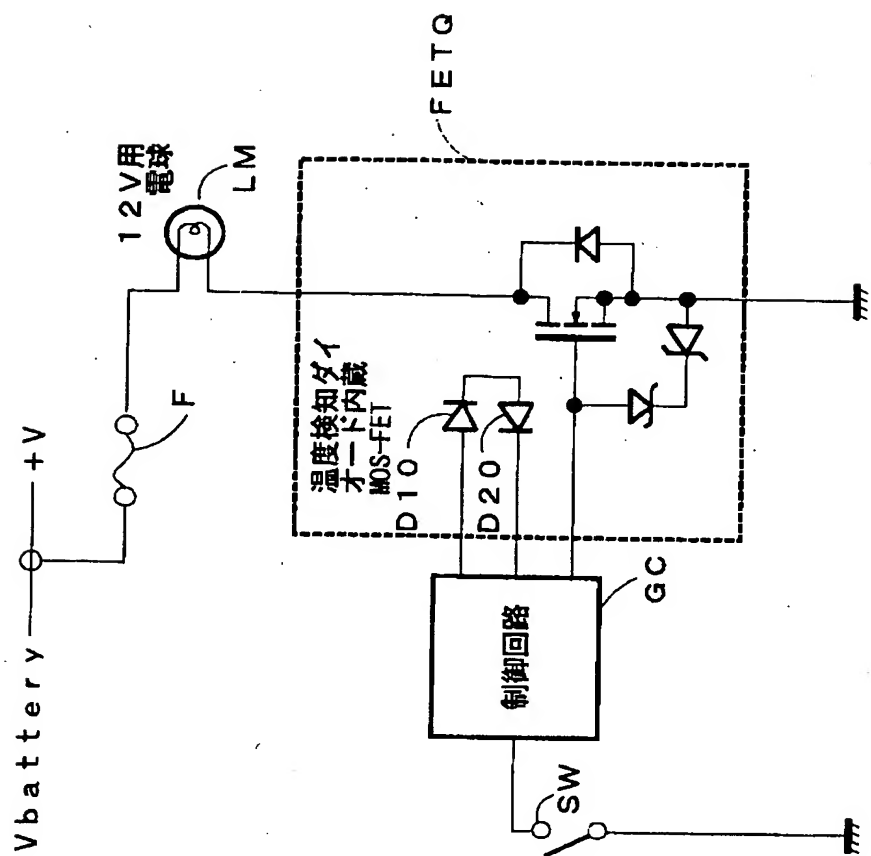
【図16】



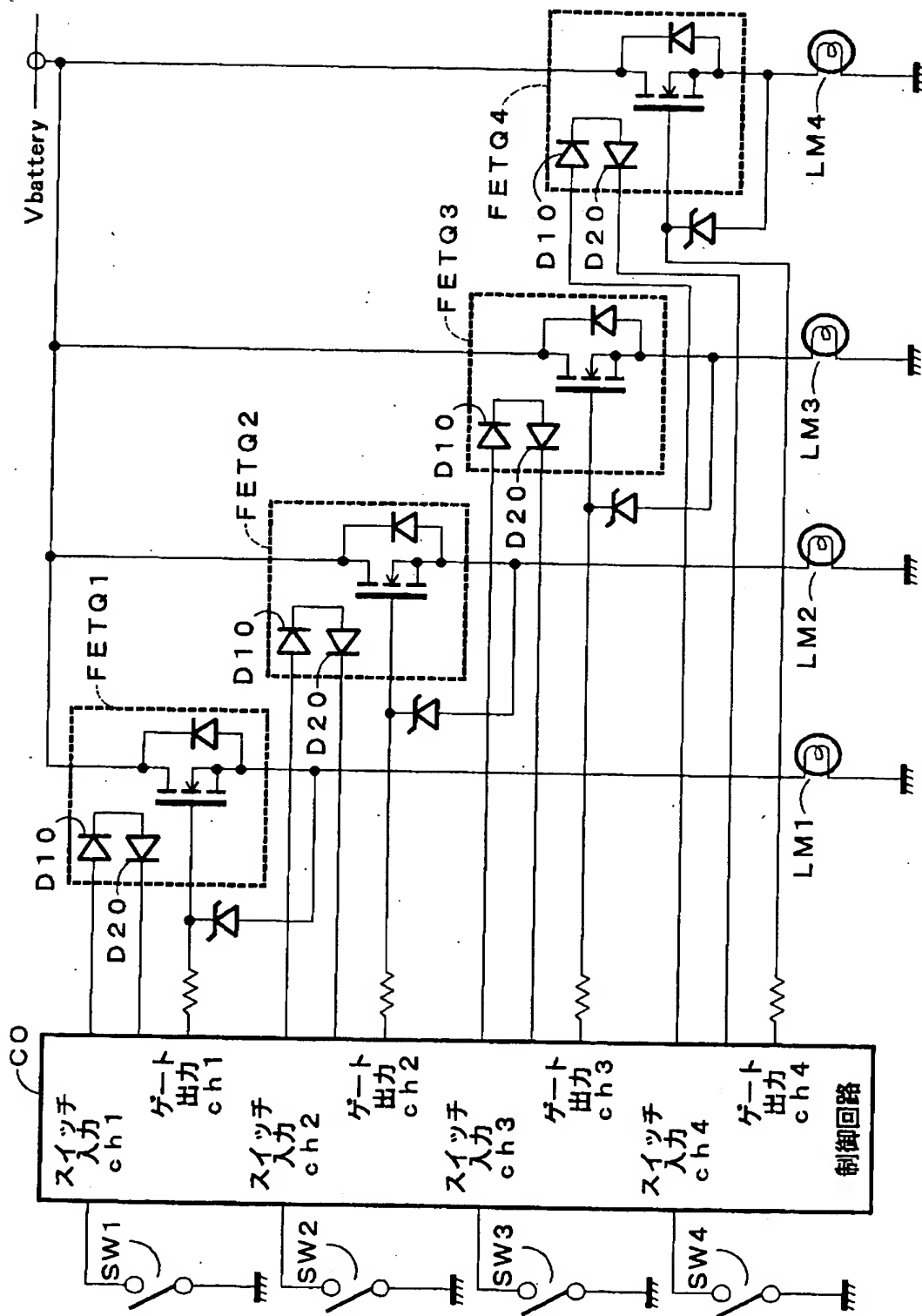
【図17】



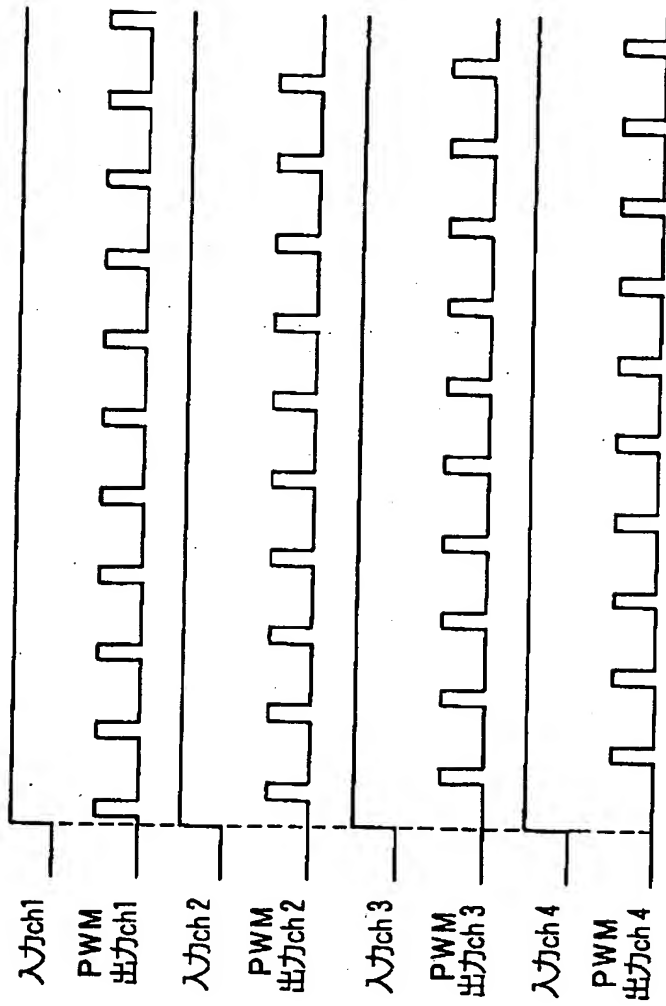
【図 18】



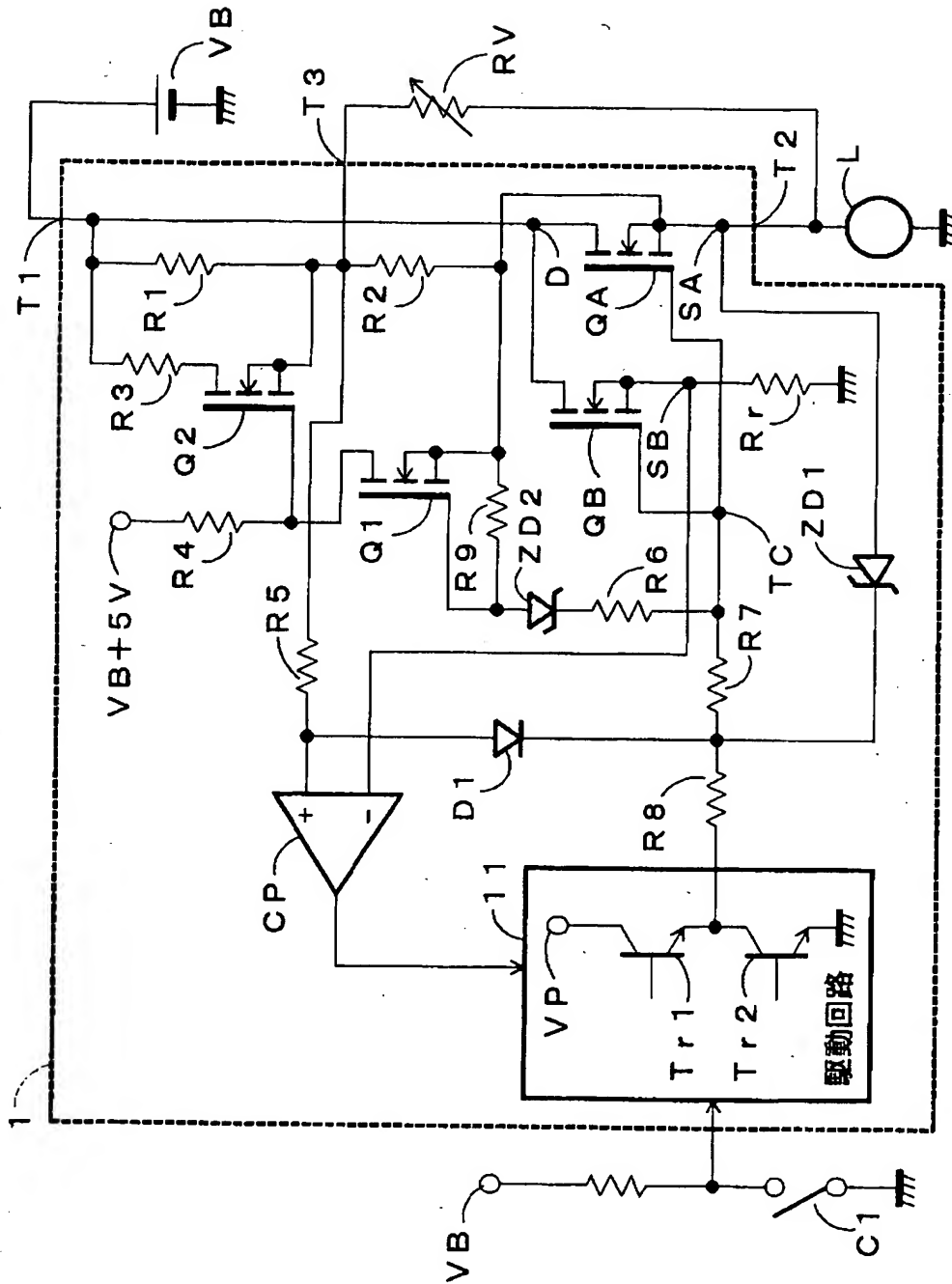
【図 19】



【図 2 0】



【図21】



【書類名】 要約書

【要約】

【課題】 パワーMOS-FETに内蔵された熱電素子の温度変化を電圧変化で検出することでパワーMOS-FETに流れる電流による発熱を検出し、パワーMOS-FETのゲート駆動信号をON/OFF制御して熱電素子の電圧の安定化後にゲート駆動信号を一定値にする。

【解決手段】 電源Bに対し負荷Lと共に直列接続され、前記負荷Lに対する電源供給をON/OFF制御するパワーMOS-FETに、このパワーMOS-FETへの通電による発熱で電圧が低下する熱電素子Dを内蔵し、この電圧の低下量変化に基づいて前記パワーMOS-FETのゲート駆動信号をON/OFF制御する制御手段COTを備え、前記電圧の安定化後、前記ゲート駆動信号を一定値にするものである。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000006895]

1. 変更年月日 1990年 9月 6日
[変更理由] 新規登録
住 所 東京都港区三田1丁目4番28号
氏 名 矢崎総業株式会社